

(19)日本国特許庁 (J P)

(12) 公開特許公報 (A)

(11)特許出願公開番号

特開平11-112564

(43)公開日 平成11年(1999) 4月23日

(51)Int.Cl.⁸

識別記号

F I

H 0 4 L 12/56

H 0 4 L 11/20

1 0 2 D

G 0 6 F 12/12

G 0 6 F 12/12

A

審査請求 有 請求項の数29 O L (全 23 頁)

(21)出願番号 特願平9-267387

(22)出願日 平成9年(1997) 9月30日

(71)出願人 000004237

日本電気株式会社

東京都港区芝五丁目7番1号

(72)発明者 村瀬 勉

東京都港区芝五丁目7番1号 日本電気株式会社内

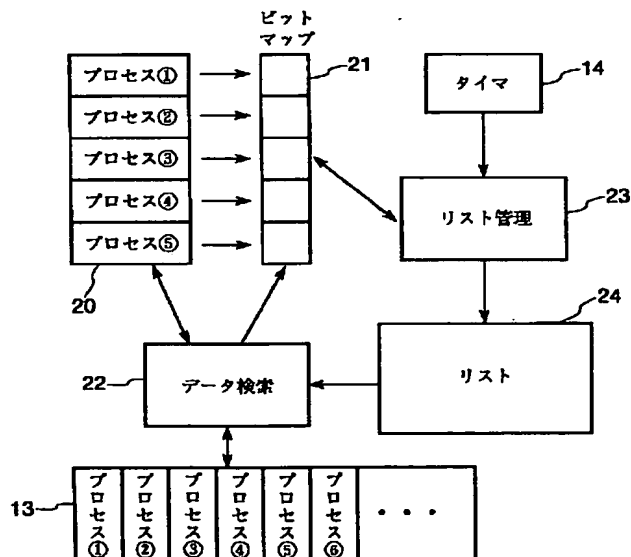
(74)代理人 弁理士 古溝 聡 (外1名)

(54)【発明の名称】 リスト管理システム、方法及び記憶媒体、並びにパケット交換機

(57)【要約】

【課題】 リストの要素の並べ替えに要するオーバーヘッドが小さく、かつLRU方式と同等の機能を得る。

【解決手段】 ビットマップ21は、キャッシュ領域20に記憶された各プロセスに対応するカウンタから構成されている。ビットマップ21の各カウンタは、データ検索タスク22によって対応するプロセスが参照されることによってカウントアップされる。タイマ14は、所定時間間隔でトリガ信号を発生する。タイマ14によるトリガ信号の発生によって、リスト管理タスク23が起動される。リスト管理タスク23は、ビットマップ21を読み出し、各プロセスに対応するカウンタの値を調べる。そして、リスト24中の各プロセスに対する要素が、カウンタの値に従って降順となるように、リスト24の要素を並び替える。



【特許請求の範囲】

【請求項 1】 所定の時間間隔を計測し、この所定の時間間隔を計時する毎に信号を発生する計時手段と、資源を利用する利用単位毎に設けられ、前記利用単位が参照される毎に、参照された前記利用単位に対応するものがカウントする複数のカウント手段と、前記資源を利用する前記利用単位に対応する複数の要素をポインタでつないだリストと、前記計時手段が前記信号を発生したときに、前記複数のカウント手段のそれぞれがカウントしている値に基づいて、前記リストの前記複数の要素を並べ替えるリスト管理手段と、を備えることを特徴とするリスト管理システム。

【請求項 2】 前記リスト管理手段は、前記複数のカウント手段がカウントした値によって示される前記利用単位毎の参照頻度順に従って、対応する要素を並べ替える手段を有する、ことを特徴とする請求項 1 に記載のリスト管理システム。

【請求項 3】 前記リスト管理手段が前記複数の要素のそれぞれを並べ替えた後に、前記複数のカウント手段のそれぞれがカウントした値をクリアするクリア手段をさらに備える、ことを特徴とする請求項 1 または 2 に記載のリスト管理システム。

【請求項 4】 前記複数のカウント手段のそれぞれがカウントした値に基づいて、前記計時手段が計測する前記所定の時間間隔を調整する調整手段をさらに備える、ことを特徴とする請求項 1 乃至 3 のいずれか 1 項に記載のリスト管理システム。

【請求項 5】 前記資源を利用する前記利用単位毎に設けられ、前記利用単位が参照されることによって、前記利用単位に参照されるものがセットされる複数のフラグをさらに備え、前記リスト管理手段は、前記複数のフラグのうちのセットされているフラグに対応する前記複数のカウント手段のそれぞれがカウントしている値に基づいて、前記リストの前記複数の要素を並べ替えることを特徴とする請求項 1 乃至 4 のいずれか 1 項に記載のリスト管理システム。

【請求項 6】 前記計時手段は、第 1 の時間間隔と第 2 の時間間隔とを計測し、前記第 1 の時間間隔を計測する毎に第 1 の信号を発生する手段と、前記第 2 の時間を計測する毎に第 2 の信号を発生する手段とを有し、前記リスト管理手段は、前記計時手段が前記第 1、第 2 の信号のいずれかを発生したときに、前記複数のカウント手段のそれぞれがカウントしている値に基づいて、前記リストの前記複数の要素のそれぞれを並べ替え、前記クリア手段は、前記リスト管理手段が前記第 1 の信号によって前記複数の要素のそれぞれを並べ替えた後に

は、前記複数のカウント手段のそれぞれがカウントした値をクリアし、前記リスト管理手段が前記第 2 の信号によって前記複数の要素のそれぞれを並べ替えた後には、前記複数のカウント手段のそれぞれがカウントした値をクリアしない、

ことを特徴とする請求項 3 に記載のリスト管理システム。

【請求項 7】 前記複数のカウント手段のそれぞれがカウントした値に基づいて、前記計時手段が計測する前記第 1、第 2 の時間間隔の少なくとも一方を調整する調整手段をさらに備える、

ことを特徴とする請求項 6 に記載のリスト管理システム。

【請求項 8】 前記調整手段が調整した前記第 1 の時間間隔と前記第 2 の時間間隔とを比較する比較手段と、前記比較手段の比較結果に基づいて、前記計時手段による前記第 2 の信号の発生をオンまたはオフする手段と、をさらに備える、

ことを特徴とする請求項 7 に記載のリスト管理システム。

【請求項 9】 前記リストは、前記複数のカウント手段のカウントした値が同一である要素がある場合に、前記リスト管理手段が要素を並べ替える前の順序に従って、該カウントした値が同一である要素の順序が定められる、ことを特徴とする請求項 1 乃至 8 のいずれか 1 項に記載のリスト管理システム。

【請求項 10】 前記リストは、前記複数のカウント手段のカウントした値が同一である要素がある場合に、該要素間に順序が定められない、

ことを特徴とする請求項 1 乃至 8 のいずれか 1 項に記載のリスト管理システム。

【請求項 11】 資源を利用する利用単位が前記資源を利用するための処理を実行する処理装置を備えるリスト管理システムであって、

所定の時間間隔を計測し、この所定の時間間隔を計時する毎に信号を発生する計時手段と、

前記資源を利用する利用単位毎に設けられた複数のカウント手段と、

前記資源を利用する前記利用単位に対応する複数の要素をポインタでつないだリストと、をさらに備え、

前記処理装置は、

前記利用単位が前記資源を利用する度に、前記複数のカウント手段のうち前記資源を利用した前記利用単位に対応するカウント手段をカウントさせる処理と、前記計時手段が前記信号を発生したときに、前記複数のカウント手段のそれぞれがカウントしている値に基づいて、前記リストの前記複数の要素を並べ替える処理と、をさらに実行する、

ことを特徴とするリスト管理システム。

【請求項 12】 資源を利用する利用単位が前記資源を利

用するための処理を実行する処理装置を備えるリスト管理システムであって、

前記処理装置の動作状態を識別し、識別した動作状態が所定の状態となっているときに信号を発生する動作状態識別手段と、

前記資源を利用する利用単位毎に設けられた複数のカウント手段と、

前記資源を利用する前記利用単位に対応する複数の要素をポインタでつないだリストと、をさらに備え、

前記処理装置は、

前記利用単位が前記資源を利用する度に、前記複数のカウント手段のうち前記資源を利用した前記利用単位に対応するカウント手段をカウントさせる処理と、前記動作状態識別手段が前記信号を発生したときに、前記複数のカウント手段のそれぞれがカウントしている値に基づいて、前記リストの前記複数の要素を並び替える処理と、をさらに実行する、

ことを特徴とするリスト管理システム。

【請求項 13】前記動作状態識別手段は、前記処理装置が前記利用単位による前記資源の利用のための処理が所定時間以上実行されていないときに、前記信号を発生する、

ことを特徴とする請求項 12 に記載のリスト管理システム。

【請求項 14】前記処理装置は、前記リストの前記複数の要素を並び替える処理を実行した後に、前記複数のカウント手段のそれぞれがカウントした値をクリアする処理をさらに実行する、

ことを特徴とする請求項 11 乃至 13 に記載のリスト管理システム。

【請求項 15】資源を利用する利用単位に対応する複数の要素をポインタでつないだリストを管理するためのリスト管理方法であって、

所定の時間間隔を計測する計時ステップと、

前記計時ステップで前記所定の時間間隔を計測する間における前記資源を利用する前記利用単位が参照された回数を前記利用単位毎にカウントするカウントステップと、

前記計時ステップが前記所定の時間間隔を計時する毎に、前記カウントステップでカウントした前記利用単位の参照回数に基づいて、前記リストの要素を並び替えるリスト管理ステップと、を含むことを特徴とするリスト管理方法。

【請求項 16】資源を利用する利用単位に対応する複数の要素をポインタでつないだリストを管理するためのリスト管理方法であって、

前記資源を利用する前記利用単位が参照された回数を前記利用単位毎にカウントするカウントステップと、

前記利用単位のいずれもが参照されていない状態が所定時間以上継続しているかどうかを調べる調査ステップ

と、

前記調査ステップで調べた前記利用単位のいずれもが参照されていない状態が所定時間以上であるときに、前記カウントステップでカウントした前記利用単位の参照回数に基づいて、前記リストの要素を並び替えるリスト管理ステップと、を含むことを特徴とするリスト管理方法。

【請求項 17】資源を利用する利用単位に対応する複数の要素をポインタでつないだリストを管理するためのプログラムを記憶した記憶媒体であって、

前記プログラムは、

所定の時間間隔を計測する計時ステップと、

前記計時ステップで前記所定の時間間隔を計測する間における前記資源を利用する前記利用単位が参照された回数を前記利用単位毎にカウントするカウントステップと、

前記計時ステップが前記所定の時間間隔を計時する毎に、前記カウントステップでカウントした前記利用単位

の参照回数に基づいて、前記リストの要素を並び替えるリスト管理ステップと、を実現するものである、

ことを特徴とする記憶媒体。

【請求項 18】資源を利用する利用単位に対応する複数の要素をポインタでつないだリストを管理するためのプログラムを記憶した記憶媒体であって、

前記プログラムは、

前記資源を利用する前記利用単位が参照された回数を前記利用単位毎にカウントするカウントステップと、

前記利用単位のいずれもが参照されていない状態が所定時間以上継続しているかどうかを調べる調査ステップ

と、

前記調査ステップで調べた前記利用単位のいずれもが参照されていない状態が所定時間以上であるときに、前記カウントステップでカウントした前記利用単位の参照回数に基づいて、前記リストの要素を並び替えるリスト管理ステップと、を実現するものである、

ことを特徴とする記憶媒体。

【請求項 19】複数の他のパケット交換機または端末に接続可能に構成され、接続されている他のパケット交換機または端末のいずれかから受信したパケットに含まれる該パケットの最終送信先を示すデータに基づいて、接続されている他のパケット交換機または端末のうちのいずれのパケット交換機または端末に該パケットを送出するかを決定し、決定した他のパケット交換機または端末に該パケットを送出するパケット交換機であって、

所定のタイミングで信号を発生する信号発生手段と、

パケットの最終送信先と、この最終送信先を示すデータが含まれるパケットを接続されている他のパケット交換機のうちのどのパケット交換機に送出するかを示す送出先情報とを対応づけて記憶する第 1 の記憶手段と、

前記第 1 の記憶手段に対応づけて記憶されている前記最

終送信先と送出先情報とのうちの一部が記憶される、前記第 1 の記憶手段よりも高速の第 2 の記憶手段と、前記第 2 の記憶手段に記憶されている前記最終送信先と送出先情報とのそれぞれに対応して設けられる複数のカウント手段と、

接続されている他のパケット交換機からパケットを受信したときに、前記第 2 の記憶手段を参照して、該受信したパケットに含まれる最終送信先を示すデータに対応する前記送出先情報を抽出する第 1 の抽出手段と、前記第 1 の抽出手段が前記第 2 の記憶手段から前記送出先情報を抽出したときに、該送出先情報に対応する前記複数のカウント手段の何れかをカウントさせる第 1 のカウント制御手段と、

前記第 1 の抽出手段が前記第 2 の記憶手段から前記送出先情報を抽出できなかったときに、前記第 1 の記憶手段から受信したパケットに含まれる最終送信先を示すデータに対応する前記送出先情報を抽出する第 2 の抽出手段と、

前記信号発生手段が前記信号を発生したときの前記カウント手段がカウントしている値に基づいて、前記第 2 の記憶手段に対応づけて記憶する最終送信先と送出先情報とを前記第 2 の抽出手段から抽出されたものに更新する更新手段と、を備えることを特徴とするパケット交換機。

【請求項 2 0】前記更新手段は、前記信号発生手段が前記信号を発生したときの前記カウント手段がカウントしている値に基づいて、前記第 2 の記憶手段に記憶されている最終送信先と送信先情報とのうちの更新されるべき候補を選出する手段と、この手段が選出した前記候補を参照して、前記第 2 の記憶手段に対応づけて記憶する最終送信先と送出先情報とを前記第 2 の抽出手段から抽出されたものに更新する手段とを備えることを特徴とする請求項 1 9 に記載のパケット交換機。

【請求項 2 1】前記更新手段は、前記第 2 の抽出手段が前記第 1 の記憶手段から前記送出先情報を抽出したときに、第 2 の記憶手段に対応づけて記憶する最終送信先と送出先情報とを更新する、ことを特徴とする請求項 1 9 または 2 0 に記載のパケット交換機。

【請求項 2 2】前記更新手段は、前記信号発生手段が前記信号を発生する毎に、前記第 2 の記憶手段に対応づけて記憶する最終送信先と送出先情報とを更新する、ことを特徴とする請求項 1 9 または 2 0 に記載のパケット交換機。

【請求項 2 3】前記第 2 の抽出手段によって対応する前記送出先情報が抽出された最終送出先を記憶する第 3 の記憶手段を備え、

前記更新手段は、前記第 3 の記憶手段に記憶されている最終送出先と該最終送出先に対応する送出先情報を前記第 2 の記憶手段に記憶させる、

ことを特徴とする請求項 2 2 に記載のパケット交換機。

【請求項 2 4】前記更新手段が前記第 2 の記憶手段に対応づけて記憶する最終送信先と送出先情報とを更新したときに、前記複数のカウント手段をクリアする第 2 のカウント制御手段を備える、

ことを特徴とする請求項 2 2 または 2 3 に記載のパケット交換機。

【請求項 2 5】前記複数のカウント手段は、前記最終送信先と前記送出先情報とに、それぞれ 1 ビットずつで対応するフラグによって構成され、

前記信号発生手段が前記信号を発生したときの前記複数のカウント手段のカウント値を少なくとも 1 回分記憶するカウント記憶手段を備え、

前記更新手段は、さらに前記カウント記憶手段に記憶されているカウント値に基づいて、前記第 2 の記憶手段に記憶する最終送信先と送出先情報とを更新する、

ことを特徴とする請求項 1 9 乃至 2 4 のいずれか 1 項に記載のパケット交換機。

【請求項 2 6】前記信号発生手段は、所定の時間間隔を計時する計時手段を有し、この計時手段が前記所定の時間間隔を計時する毎に前記信号を発生する、

ことを特徴とする請求項 1 9 乃至 2 5 のいずれか 1 項に記載のパケット交換機。

【請求項 2 7】前記第 1 のカウント制御手段と、前記第 2 の抽出手段と、前記更新手段とは、同一の処理装置によって構成されている、

ことを特徴とする請求項 1 9 乃至 2 6 のいずれか 1 項に記載のパケット交換機。

【請求項 2 8】前記信号発生手段は、処理装置の動作状態を識別する動作状態識別手段を有し、この動作状態識別手段が所定の動作状態を識別しているときに前記信号を発生する、

ことを特徴とする請求項 2 7 に記載のパケット交換機。

【請求項 2 9】前記第 1 の抽出手段は、受信したパケットに含まれる該パケットの最終送信先を示すデータを前記第 2 の記憶手段に記憶されている最終送信先のそれぞれと比較する複数の比較器と、

前記比較器が一致を検出した最終送信先に対応する送出先情報を選択して出力する選択器と、を備えることを特徴とする請求項 1 9 乃至 3 0 のいずれか 1 項に記載のパケット交換機。

【発明の詳細な説明】

【0001】

【発明の属する技術分野】本発明は、リスト管理システム、方法及びこの方法を実現するためのプログラムを記憶した記憶媒体に関し、特にリストの並べ替えの作業に要するオーバーヘッドが小さく、かつ LRU (Least Recently Used) に方式と同等の機能を得ることができるものに関する。また、本発明は、パケットの送出先を高速に決定するパケット交換機に関する。

【0002】

【従来の技術】コンピュータシステムにおいて、限られた容量の高速メモリを有効に利用する場合など、資源の量に対して需要が大きい場合に、資源の利用効率を上げるため、データベースから検索した個々のデータなどの資源を利用する単位（以下、プロセスと呼ぶ）での資源の実際の使用実績に基づいて資源を割り当てる方法が知られている。このようなプロセスによる資源の使用（以下、参照という）の頻度を測るアルゴリズムとして、LRU方式が知られている。

【0003】LRU方式では、プロセスの参照頻度を管理するために、リストが用いられている。プロセスは、参照される毎にリストの先頭にくる。すなわち、リストが先頭から順に1→2→3→4→5→6→7→8→9→10であるときに、プロセス5が参照されると、リストは先頭から順に5→1→2→3→4→6→7→8→9→10となる。新たなプロセス11が参照されたときには、リストの最後尾にある最も長い間参照されなかったプロセス10が追い出される。

【0004】

【発明が解決しようとする課題】このようにLRU方式では、プロセスが参照される度に、LRU用のリスト管理のためのプログラムを起動し、リストを並び替えなければならない。このプログラムは、参照したプロセスがリスト中のどこに存在するかを検索し、その前後のプロセス同士を探してリストでつなぎ、さらに、参照したプロセスをリストの先頭につなぐという一連の作業を要する。従って、このリスト管理のためのプログラムのオーバーヘッドが大きくなり、本来のプロセスの処理能力が低下することとなる。

【0005】また、パケット送信においては、データは所定長のパケットを単位として送信される。このパケットには、最終送信先のデータが含まれており、パケット交換網内の各パケット交換機は、この最終送信先のデータから受信したパケットを送出すべきパケット交換機を決定し、決定したパケット交換機に対して送出する。

【0006】ところで、パケット送信において送信すべきデータは、1つ1つのパケットの長さを越えるときが多い。この場合には、送信すべきデータは複数のパケットに分割され、それぞれに同一の最終送信先がデータとして割り付けられる。そして、これらの複数のパケットが次々と送信される。つまり、各パケット交換機は、1つのパケットを受信した後に、それと同一の最終送信先のデータを有するパケットを受信する可能性が非常に大きい。従って、次々と連続的に受信する同一の最終送信先のデータを有するパケットに対して、送出先のパケット交換機をいかに高速に決定するかが、パケット交換機的能力を向上させるために非常に重要な課題となっている。

【0007】本発明は、上記従来技術の問題点を解消す

るためになされたものであり、リストの並べ替えの作業に要するオーバーヘッドが小さく、かつLRU方式と同等の機能を得ることができるリスト管理システム、方法及びこの方法を実現するためのプログラムを記憶した記憶媒体を提供することを目的とする。

【0008】本発明は、また、パケットの送出先を高速に決定することができるパケット交換機を提供することを目的とする。

【0009】

10 【課題を解決するための手段】上記目的を達成するため、本発明の第1の観点にかかるリスト管理システムは、所定の時間間隔を計測し、この所定の時間間隔を計時する毎に信号を発生する計時手段と、資源を利用する利用単位毎に設けられ、前記利用単位が参照される毎に、参照された前記利用単位に対応するものがカウントする複数のカウント手段と、前記資源を利用する前記利用単位に対応する複数の要素をポインタでつないだリストと、前記計時手段が前記信号を発生したときに、前記複数のカウント手段のそれぞれがカウントしている値に基づいて、前記リストの前記複数の要素を並べ替えるリスト管理手段と、を備えることを特徴とする。

20 【0010】このリスト管理システムにおいて、前記リスト管理手段は、前記複数のカウント手段がカウントした値によって示される前記利用単位毎の参照頻度順に従って、対応する要素を並べ替える手段を有するものとすることができる。

30 【0011】このリスト管理システムは、前記リスト管理手段が前記計時手段が所定の時間間隔を計時する毎に、前記リストの要素を並び替える。この所定の時間間隔では、通常、前記利用単位が何回か参照されるだけの十分な時間が選ばれる。一方、前記複数のカウント手段のそれぞれがカウントするために必要となる時間は、前記リスト管理手段が前記複数の要素を並び替える時間に比べると遙かに小さい。このため、前記利用単位が参照される度にリストの要素が並び替えられる従来例に比べると、リストの並び替えのために要するオーバーヘッドがかなり小さくなる。一方、この場合も、前記複数のカウント手段がカウントした値によって、適切なタイミングで前記要素を対応する利用単位の参照頻度順に並び替えることができ、前記利用単位をその参照頻度順に管理するLRU方式による場合とほぼ同様の機能が得られる。

40 【0012】なお、このリスト管理システムにおいて、前記資源とは、例えば、高速の記憶装置のことをいう。また、前記利用単位とは、より低速の記憶装置から読み出され、その一部が次の読み出しのために高速の記憶装置の置かれるデータ、或いは仮想記憶方式におけるページやキャッシュメモリにおけるブロックが対応する。

50 【0013】上記リスト管理システムは、前記リスト管理手段が前記複数の要素のそれぞれを並べ替えた後に、

前記複数のカウント手段のそれぞれがカウントした値をクリアするクリア手段をさらに備えるものとしてもよい。

【0014】このクリア手段によって、前記複数のカウント手段がそれぞれカウントした値をクリアすることによって、前記所定の時間間隔内での前記利用単位の参照頻度に応じて、前記リストの要素が並び替えられることとなる。

【0015】上記リスト管理システムは、前記複数のカウント手段のそれぞれがカウントした値に基づいて、前記計時手段が計測する前記所定の時間間隔を調整する調整手段をさらに備えるものとしてもよい。

【0016】この調整手段は、例えば、前記カウント手段のそれぞれがカウントした値が前記利用単位の参照頻度が所定の値よりも少ないことを示す場合には、前記所定の時間間隔を長く、参照頻度が所定の値よりも多いことを示す場合は、前記所定の時間間隔を短く調整することができる。これにより、前記利用単位の参照頻度が適切な回数となる場合毎に、前記リストの要素を並び替えることができるようになる。

【0017】上記リスト管理システムは、前記資源を利用する前記利用単位毎に設けられ、前記利用単位が参照されることによって、前記利用単位に参照されるものがセットされる複数のフラグをさらに備えるものであってもよい。この場合、前記リスト管理手段は、前記複数のフラグのうちのセットされているフラグに対応する前記複数のカウント手段のそれぞれがカウントしている値に基づいて、前記リストの前記複数の要素を並べ替えるものとしてすることができる。

【0018】この場合、前記リスト管理手段は、前記複数のフラグとセットされているフラグに対応するカウンタのカウント値だけを読み出せばよい。このため、リストの要素の並べ替えのために読み出しが必要となるデータの量をより少なくすることができ、リストの要素の並べ替えの処理を速くすることができる。

【0019】また、上記リスト管理システムにおいて、前記計時手段は、第1の時間間隔と第2の時間間隔とを計測し、前記第1の時間間隔を計測する毎に第1の信号を発生する手段と、前記第2の時間を計測する毎に第2の信号を発生する手段とを有するものとしてもよい。この場合、例えば、前記リスト管理手段は、前記計時手段が前記第1、第2の信号のいずれかを発生したときに、前記複数のカウント手段のそれぞれがカウントしている値に基づいて、前記リストの前記複数の要素のそれぞれを並べ替え、前記クリア手段は、前記リスト管理手段が前記第1の信号によって前記複数の要素のそれぞれを並べ替えた後には、前記複数のカウント手段のそれぞれがカウントした値をクリアし、前記リスト管理手段が前記第2の信号によって前記複数の要素のそれぞれを並べ替えた後には、前記複数のカウント手段のそれぞれがカウ

ントした値をクリアしないものとしてすることができる。

【0020】この場合、リストの要素の並び替えは、前記第1、第2のいずれの信号の発生によってもなされるので、リストの要素のつなぎ順は頻繁に更新される。一方、カウンタのクリアは、前記第1の信号が発生した場合のみである。従って、いずれかの信号の発生間隔より長い前記第1の時間間隔における前記利用単位のそれぞれの参照回数に基づいて、リストの要素を並べ替え得ることができる。

10 【0021】このように前記計時手段が前記第1、第2の2種類の信号を発生するものとした場合、上記リスト管理システムは、前記複数のカウント手段のそれぞれがカウントした値に基づいて、前記計時手段が計測する前記第1、第2の時間間隔の少なくとも一方を調整する調整手段をさらに備えるものとしてすることができる。

20 【0022】この場合、上記リスト管理システムは、前記調整手段が調整した前記第1の時間間隔と前記第2の時間間隔とを比較する比較手段と、前記比較手段の比較結果に基づいて、前記計時手段による前記第2の信号の発生をオンまたはオフする手段と、をさらに備えるものとしてもよい。

【0023】これにより、例えば、前記第1の時間間隔が前記第2の時間間隔よりも長くなると調整された場合のみに、前記計時手段による前記第2の信号の発生をオンさせるということも可能となる。このため、前記第2の時間間隔が短く調整された場合に、リストの並び替えを頻繁に行う必要がなくなる。

30 【0024】なお、上記リスト管理システムにおいて、前記リストは、前記複数のカウント手段のカウントした値が同一である要素がある場合に、前記リスト管理手段が要素を並べ替える前の順序に従って、該カウントした値が同一である要素の順序が定められるものとしてもよく、前記複数のカウント手段のカウントした値が同一である要素がある場合に、該要素間に順序が定められないものとしてもよい。

40 【0025】上記目的を達成するため、本発明の第2の観点にかかるリスト管理システムは、資源を利用する利用単位が前記資源を利用するための処理を実行する処理装置を備えるリスト管理システムであって、所定の時間間隔を計測し、この所定の時間間隔を計時する毎に信号を発生する計時手段と、前記資源を利用する利用単位毎に設けられた複数のカウント手段と、前記資源を利用する前記利用単位に対応する複数の要素をポインタでつないだリストと、をさらに備え、前記処理装置は、前記利用単位が前記資源を利用する度に、前記複数のカウント手段のうち前記資源を利用した前記利用単位に対応するカウント手段をカウントさせる処理と、前記計時手段が前記信号を発生したときに、前記複数のカウント手段のそれぞれがカウントしている値に基づいて、前記リスト
50 の前記複数の要素を並べ替える処理と、をさらに実行す

る、ことを特徴とする。

【0026】上記目的を達成するため、本発明の第3の観点にかかるリスト管理システムは、資源を利用する利用単位が前記資源を利用するための処理を実行する処理装置を備えるリスト管理システムであって、前記処理装置の動作状態を識別し、識別した動作状態が所定の状態となっているときに信号を発生する動作状態識別手段と、前記資源を利用する利用単位毎に設けられた複数のカウント手段と、前記資源を利用する前記利用単位に対応する複数の要素をポインタでつないだリストと、をさらに備え、前記処理装置は、前記利用単位が前記資源を利用する度に、前記複数のカウント手段のうち前記資源を利用した前記利用単位に対応するカウント手段をカウントさせる処理と、前記動作状態識別手段が前記信号を発生したときに、前記複数のカウント手段のそれぞれがカウントしている値に基づいて、前記リストの前記複数の要素を並び替える処理と、をさらに実行する、ことを特徴とする。

【0027】この第3の観点にかかるリスト管理システムにおいて、前記動作状態識別手段は、前記処理装置が前記利用単位による前記資源の利用のための処理が所定時間以上実行されていないときに、前記信号を発生するものとすることができる。

【0028】なお、上記第2、第3の観点にかかるリスト管理システムにおいて、前記処理装置は、前記リストの前記複数の要素を並び替える処理を実行した後に、前記複数のカウント手段のそれぞれがカウントした値をクリアする処理をさらに実行するものとしてもよい。

【0029】上記目的を達成するため、本発明の第4の観点にかかるリスト管理方法は、資源を利用する利用単位に対応する複数の要素をポインタでつないだリストを管理するためのリスト管理方法であって、所定の時間間隔を計測する計時ステップと、前記計時ステップで前記所定の時間間隔を計測する間における前記資源を利用する前記利用単位が参照された回数を前記利用単位毎にカウントするカウントステップと、前記計時ステップが前記所定の時間間隔を計時する毎に、前記カウントステップでカウントした前記利用単位の参照回数に基づいて、前記リストの要素を並び替えるリスト管理ステップと、を含むことを特徴とする。

【0030】上記目的を達成するため、本発明の第5の観点にかかるリスト管理方法は、資源を利用する利用単位に対応する複数の要素をポインタでつないだリストを管理するためのリスト管理方法であって、前記資源を利用する前記利用単位が参照された回数を前記利用単位毎にカウントするカウントステップと、前記利用単位のいずれもが参照されていない状態が所定時間以上継続しているかどうかを調べる調査ステップと、前記調査ステップで調べた前記利用単位のいずれもが参照されていない状態が所定時間以上であるときに、前記カウントステッ

プでカウントした前記利用単位の参照回数に基づいて、前記リストの要素を並び替えるリスト管理ステップと、を含むことを特徴とする。

【0031】上記目的を達成するため、本発明の第6の観点にかかる記憶媒体は、資源を利用する利用単位に対応する複数の要素をポインタでつないだリストを管理するためのプログラムを記憶した記憶媒体であって、前記プログラムは、所定の時間間隔を計測する計時ステップと、前記計時ステップで前記所定の時間間隔を計測する間における前記資源を利用する前記利用単位が参照された回数を前記利用単位毎にカウントするカウントステップと、前記計時ステップが前記所定の時間間隔を計時する毎に、前記カウントステップでカウントした前記利用単位の参照回数に基づいて、前記リストの要素を並び替えるリスト管理ステップと、を実現するものである、ことを特徴とする。

【0032】上記目的を達成するため、本発明の第7の観点にかかる記憶媒体は、資源を利用する利用単位に対応する複数の要素をポインタでつないだリストを管理するためのプログラムを記憶した記憶媒体であって、前記プログラムは、前記資源を利用する前記利用単位が参照された回数を前記利用単位毎にカウントするカウントステップと、前記利用単位のいずれもが参照されていない状態が所定時間以上継続しているかどうかを調べる調査ステップと、前記調査ステップで調べた前記利用単位のいずれもが参照されていない状態が所定時間以上であるときに、前記カウントステップでカウントした前記利用単位の参照回数に基づいて、前記リストの要素を並び替えるリスト管理ステップと、を実現するものである、ことを特徴とする。

【0033】上記目的を達成するため、本発明の第8の観点にかかるパケット交換機は、複数の他のパケット交換機または端末に接続可能に構成され、接続されている他のパケット交換機または端末のいずれかから受信したパケットに含まれる該パケットの最終送信先を示すデータに基づいて、接続されている他のパケット交換機または端末のうちのいずれのパケット交換機または端末に該パケットを送出するかを決定し、決定した他のパケット交換機または端末に該パケットを送出するパケット交換機であって、所定のタイミングで信号を発生する信号発生手段と、パケットの最終送信先と、この最終送信先を示すデータが含まれるパケットを接続されている他のパケット交換機のうちのどのパケット交換機に送出するかを示す送出先情報とを対応づけて記憶する第1の記憶手段と、前記第1の記憶手段に対応づけて記憶されている前記最終送信先と送出先情報とのうちの一部が記憶される、前記第1の記憶手段よりも高速の第2の記憶手段と、前記第2の記憶手段に記憶されている前記最終送信先と送出先情報とのそれぞれに対応して設けられる複数のカウント手段と、接続されている他のパケット交換機

からパケットを受信したときに、前記第 2 の記憶手段を参照して、該受信したパケットに含まれる最終送信先を示すデータに対応する前記送出先情報を抽出する第 1 の抽出手段と、前記第 1 の抽出手段が前記第 2 の記憶手段から前記送出先情報を抽出したときに、該送出先情報に対応する前記複数のカウント手段の何れかをカウントさせる第 1 のカウント制御手段と、前記第 1 の抽出手段が前記第 2 の記憶手段から前記送出先情報を抽出できなかったときに、前記第 1 の記憶手段から受信したパケットに含まれる最終送信先を示すデータに対応する前記送出先情報を抽出する第 2 の抽出手段と、前記信号発生手段が前記信号を発生したときの前記カウント手段がカウントしている値に基づいて、前記第 2 の記憶手段に対応づけて記憶する最終送信先と送出先情報とを前記第 2 の抽出手段から抽出されたものに更新する更新手段と、を備えることを特徴とする。

【0034】このパケット交換機では、カウント手段のカウント値に基づいて、すなわち、受信したパケットの最終送信先の数に基づいて、高速メモリによって構成される第 2 の記憶手段に記憶される最終送信先と送出先情報とが更新される。そして、受信したパケットに含まれる最終送信先のデータが第 2 の記憶手段に記憶されているときは、ここから高速に送出先情報が抽出される。このため、パケット交換機の処理能力が向上する。一方、更新されて第 2 の記憶手段から追い出される最終送信先と送出先情報とを選ぶために、送出先情報の抽出時にカウント手段のカウントだけを行えばよく、リストの各要素の並べ替えの必要がない。従って、この処理のオーバーヘッドによって、本来の処理である送出先情報の抽出の能力がそれほど低下することがない。

【0035】上記パケット交換機において、前記更新手段は、前記信号発生手段が前記信号を発生したときの前記カウント手段がカウントしている値に基づいて、前記第 2 の記憶手段に記憶されている最終送信先と送出先情報とのうちの更新されるべき候補を選出する手段と、この手段が選出した前記候補を参照して、前記第 2 の記憶手段に対応づけて記憶する最終送信先と送出先情報とを前記第 2 の抽出手段から抽出されたものに更新する手段とを備えるものとすることができる。

【0036】上記パケット交換機において、前記更新手段は、前記第 2 の抽出手段が前記第 1 の記憶手段から前記送出先情報を抽出したときに、第 2 の記憶手段に対応づけて記憶する最終送信先と送出先情報とを更新するものとすることができる。

【0037】また、前記更新手段は、前記信号発生手段が前記信号を発生する毎に、前記第 2 の記憶手段に対応づけて記憶する最終送信先と送出先情報とを更新するものとすることもできる。

【0038】この場合、上記パケット交換機は、さらに、前記第 2 の抽出手段によって対応する前記送出先情

報が抽出された最終送出先を記憶する第 3 の記憶手段を備えるものとすることができる。このとき、前記更新手段は、前記第 3 の記憶手段に記憶されている最終送出先と該最終送出先に対応する送出先情報を前記第 2 の記憶手段に記憶させるものとすることができる。

【0039】さらに、上記パケット交換機は、前記更新手段が前記第 2 の記憶手段に対応づけて記憶する最終送信先と送出先情報とを更新したときに、前記複数のカウント手段をクリアする第 2 のカウント制御手段を備えるものとしてもよい。

【0040】また、前記複数のカウント手段は、前記最終送信先と前記送出先情報とに、それぞれ 1 ビットずつで対応するフラグによって構成されるものとすることができる。この場合、前記信号発生手段が前記信号を発生したときの前記複数のカウント手段のカウント値を少なくとも 1 回分記憶するカウント記憶手段を備え、前記更新手段は、さらに前記カウント手段に記憶されているカウント値に基づいて、前記第 2 の記憶手段に記憶する最終送信先と送出先情報とを更新するものとしてもよい。

【0041】上記パケット交換機において、前記信号発生手段は、所定の時間間隔を計時する計時手段を有し、この計時手段が前記所定の時間間隔を計時する毎に前記信号を発生するものとしてもよい。

【0042】上記パケット交換機において、前記第 1 のカウント制御手段と、前記第 2 の抽出手段と、前記更新手段とは、同一の処理装置によって構成されているものとしてもよい。すなわち、例えば、同一の CPU（中央処理装置）が前記第 1 のカウント制御手段、前記第 2 の抽出手段及び前記更新手段が行う処理を実行するものとしてもよい。

【0043】この場合、上記パケット交換機において、前記信号発生手段は、処理装置の動作状態を識別する動作状態識別手段を有し、この動作状態識別手段が所定の動作状態を識別しているときに前記信号を発生するものとしてもよい。

【0044】上記パケット交換機において、前記第 1 の抽出手段は、受信したパケットに含まれる該パケットの最終送信先を示すデータを前記第 2 の記憶手段に記憶されている最終送信先のそれぞれと比較する複数の比較器と、前記比較器が一致を検出した最終送信先に対応する送出先情報を選択して出力する選択器と、を備えるものとするを好適とする。

【0045】このように第 1 の抽出手段をハードウェアによって構成することによって、送出先情報を非常に高速に抽出することができる。一方、送出先情報の抽出を行うハードウェアは、ソフトウェアで同一の機能を実現する場合に比べると非常に高価である。従って、このように抽出頻度が高い送出先情報をハードウェアによって抽出することができるようにした上記構成のパケット交換機は、処理の高速化が図れると共に、コスト的にも十

分に見合ったものを製造することができる。

【0046】

【発明の実施の形態】以下、添付図面を参照して、本発明の実施の形態について説明する。以下の第1～第6の実施の形態では、パケット交換機等に設けられているパケットの送信先データを検出するデータ検索装置を例にして説明する。以下の第7の実施の形態では、ハード的にパケットの送出先を策出するパケット交換機を例にして説明する。

【0047】【第1の実施の形態】図1は、この実施の形態にかかるデータ検索装置の構成を示すブロック図である。図示するように、このデータ検索装置は、互いにバス10を介して接続されたCPU（中央処理装置）11と、MMU（主記憶装置）12と、磁気ディスク装置13と、タイマ14と、I/F（インタフェース）15とから構成されている。

【0048】CPU11は、MMU12に記憶された処理プログラムを実行すると共に、このデータ検索装置の各部を制御する。

【0049】MMU12は、半導体メモリによって構成され、CPU11の処理プログラム（後述するデータ検索タスク及びリスト管理タスクのプログラムを含む）を記憶する領域の他に、後述するキャッシュ領域、ビットマップ及びリストを記憶する領域を有する。

【0050】磁気ディスク装置13は、この実施の形態で検索対象となるパケットの送信先データをすべて記憶している。磁気ディスク装置13は、MMU12よりも記憶容量が大きい、アクセス時間の点では低速である。

【0051】タイマ14は、例えば、設定値からクロック入力毎にカウントダウンするダウンカウンタによって構成されている。タイマ14は、設定値を記憶するためのレジスタを内部に有する。タイマ14は、カウント値が0になるとCPU11にトリガ信号を出力すると共に、レジスタに記憶されている設定値を初期値としてカウンタにセットする。

【0052】I/F15は、パケットの送信先データの検索の要求の入力したり、検索した送信先データの出力したりするためのインタフェースである。すなわち、このデータ検索装置へのデータの入出力は、すべてI/F15を介して行われる。

【0053】この実施の形態のデータ検索装置は、CPU11がMMU12に記憶された処理プログラムを実行することによって、図2に示すような機能を実現するものである。図2に示すように、このデータ検索装置の機能は、キャッシュ領域20と、ビットマップ21と、データ検索タスク22と、リスト管理タスク23と、リスト24と、磁気ディスク装置13と、タイマ14とから構成される。

【0054】キャッシュ領域20は、MMU12内に設

けられ、磁気ディスク13に記憶されているパケットの送信先データの一部分が記憶される領域である。送信先データの検索が要求されたとき、当該送信先データがキャッシュ領域20に記憶されているときは、このキャッシュ領域から読み出されて出力される。キャッシュ領域20に記憶されていない送信先データの場合は、磁気ディスク装置13から読み出されてキャッシュ領域20に書き込まれる。この実施の形態において、キャッシュ領域20には、パケットの送信先データがその1つ1つを単位として記憶される。なお、以下の説明において、このパケットの送信先データの1つ1つが処理の単位となるので、これをプロセスと呼ぶ。また、キャッシュ領域20からの送信先データを読み出すこと、或いは磁気ディスク装置13から送信先データを読み出し、キャッシュ領域20に書き込むことをプロセスの参照と呼ぶ。

【0055】ビットマップ21は、MMU12内に設けられ、キャッシュ領域20に記憶された各プロセスに対応する複数のカウンタによって構成される。ビットマップ21の各カウンタは、対応するプロセスの送信先データに対して検索が実行されると、CPU11の処理によって1カウントアップされる。但し、カウンタの値が最高値（2進4ビットの場合は、1111）となっているときは、それ以上カウントアップされない。

【0056】データ検索タスク22は、I/F15を介して入力されたパケットの送信先データの検索要求に対して当該データの検索を実行し、検索結果をI/F15を介して出力するタスクである。データ検索タスク22は、パケットの送信先データの検索要求に回答して、まず、MMU12に設けられたキャッシュ領域20を調べる。当該データがキャッシュ領域20に記憶されていた場合は、当該データは、キャッシュ領域20から読み出されて出力される。当該データをキャッシュ領域20から策出することができなかった場合は、データ検索タスク22は、さらに、磁気ディスク装置13を調べて当該データを読み出し、I/F15を介して出力すると共に、リスト24の最後尾にある要素に対応するプロセスを追い出し、そこに読み出したデータを新たなプロセスとして書き込む。また、データ検索タスク22は、プロセスが参照される毎に、対応するビットマップ21のカウンタをカウントアップする。

【0057】リスト管理タスク23は、タイマ14からCPU11にトリガ信号が入力される毎に起動される。リスト管理タスク23は、ビットマップ21の各プロセスに対応するカウンタに基づいてリスト24の要素を並べ替える処理を行い、ビットマップ21をクリアする処理を行う。

【0058】リスト24は、キャッシュ領域20に記憶されている（但し、リストの並べ替えの間にプロセスの追い出しがない場合）プロセスの記憶位置を示すデータと次のデータの記憶位置を示すポインタによって各要素

10

20

30

40

50

が構成される単方向リストである。リスト 24 は、キャッシュ領域 20 に記憶されているプロセスの参照頻度順に各プロセスに対応する要素を並べて管理するものである。リスト 24 は、先頭の要素の記憶位置を示すポインタを別に有する。

【0059】以下、この実施の形態のデータ検索装置における動作について説明する。I/F 15 を介してパケットの送信先データの検索要求が CPU 11 に入力されると、CPU 11 は、データ検索タスク 22 を起動する。

【0060】データ検索タスク 22 は、まず、当該検索要求によって要求されたパケットの送信先データがプロセスとしてキャッシュ領域 20 に記憶されているかどうかを調べる。キャッシュ領域 20 に該当する送信先データがプロセスとして記憶されていた場合には、データ検索プロセス 22 は、その送信先データを I/F 15 を介して出力する。これにより、その送信先データのプロセスは参照されたこととなるので、ビットマップ 21 の当該プロセスに対応するカウンタを 1 カウントアップする。

【0061】データ検索タスク 22 は、キャッシュ領域 20 に該当する送信先データがプロセスとして記憶されていない場合は、磁気ディスク装置 13 にアクセスして、該当する送信先データを読み出す。次に、読み出した送信先データをどこに記憶するかを定めるため、リスト 24 にアクセスして、その最後尾にある要素に対応するプロセスを調べる。そして、バッファ領域 20 の中で、リスト 24 の最後尾にあるプロセスを記憶している領域に読み出した送信先データを上書きする。これにより、新たにキャッシュ領域 20 に書き込まれた送信先データのプロセスが参照されたこととなる。そこで、ビットマップ 21 の当該プロセスに対応するカウンタに 1 をセットする。

【0062】一方、タイマ 14 は、クロックに従って設定値からカウントダウンしていき、その値が 0 となったところでトリガ信号を発生する。このトリガ信号が CPU 11 に入力されると、CPU 11 は、リスト管理タスク 23 を起動する。

【0063】図 3 は、この実施の形態におけるリスト管理タスク 23 の処理を示すフローチャートである。このフローチャートの処理が開始すると、CPU 11 は、MMU 12 内に記憶されているビットマップを読み出し、CPU 11 の内部レジスタに記憶する（ステップ S11）。

【0064】次に、CPU 11 は、内部レジスタに記憶されたビットマップの各プロセスに対応するカウンタの値を参照して、カウンタの値が大きいものから降順となるように、リスト 24 の要素を並び替える。このリスト 24 の要素の並び替えは、例えば、ヒープソート、バブルソートなどの公知のソートアルゴリズムに従って実行

することができる。但し、カウンタの値が同一のプロセス同士では、並び替え前のリスト 24 でのプロセスの順番に従うものとする（ステップ S12）。

【0065】リスト 24 の要素の並び替えの処理を終了すると、MMU 12 内に記憶されているビットマップをすべてのビットが 0 であるデータによって上書きして、クリアする（ステップ S13）。そして、このフローチャートの処理を終了する。

【0066】ここで、例えば、CPU 11 にトリガ信号が入力される前、すなわち図 3 のフローチャートの処理が実行される前、ビットマップ 21 の各プロセスに対応するカウンタの値が、図 4 (A) に示すとおりであり、リスト 24 の状態が図 5 (A) に示すとおりであったとする。このとき、プロセス④に対応するカウンタの値が、「0101」で最も大きいので、プロセス④に対応する要素が新たなリストの先頭となる。プロセス①とプロセス②に対応するカウンタの値が、「0011」で次に大きい、並び替え前の状態でプロセス①の方が先にきているので、プロセス①に対応する要素が新たなリストの 2 番目、プロセス③に対応する要素が 3 番目となる。さらに、対応するカウンタの値に従ってプロセス⑤に対応する要素が 4 番目、プロセス②に対応する要素が 5 番目となるように、リスト 24 の要素が並び替えられ、図 5 (B) に示すようなリストが新たなリストとして生成される（ステップ S12）。こうして新たなリストが生成されると、図 4 (B) に示すように、ビットマップ 21 がクリアされる。

【0067】以上示した処理を何度も繰り返していくうちに、参照頻度の小さいプロセスに対応する要素は、リスト 24 の後方へと移動していくこととなる。

【0068】以下、この実施の形態のデータ検索装置における動作の一連の流れを、図 6 のタイミングチャートを参照して説明する。なお、このタイミングチャートにおいては、説明を簡単にするため、各プロセスを参照するための時間はすべて同一であり、CPU 11 は他の処理を実行しないものとする。また、プロセスの参照は、すべてキャッシュ領域 20 に記憶されているパケットの送信先データの読み出しのみであり、トリガ信号が CPU 11 に入力してから次のトリガ信号が入力するまでに、プロセスのキャッシュ領域 20 からの追い出しはないものとする。

【0069】図示するように、タイミング t00 においてトリガ信号がタイマ 14 から CPU 11 に入力されると、タイミング t01 までの間、CPU 11 は、リスト管理タスク 23 を起動して実行する。リスト管理タスク 23 の処理が終了したタイミング t01 から次にトリガ信号が CPU 11 に入力されるタイミング t10 まで、CPU 11 は、次々とプロセスの参照を行っている。そして、タイミング t10 においてトリガ信号が入力されると、CPU 11 は、再びリスト管理タスク 23 を起動

して、リスト 2 4 の要素の並べ替えの処理等を行う。

【0070】これに対し、この実施の形態のデータ検索装置における効果を示すため、図 7 のタイミングチャートを参照して、比較例として従来例の LRU 方式の動作について説明する。このタイミングチャートにおいても、各プロセスを参照するための時間はすべて同一であり、CPU 1 1 は他の処理を実行しないものとする。また、プロセスの参照は、すべてキャッシュ領域 2 0 に記憶されているパケットの送信先データの読み出しのみであり、プロセスのキャッシュ領域 2 0 からの追い出しはないものとする。

【0071】図示するように、CPU 1 1 は、データ検索タスク 2 2 による 1 回のプロセスの参照が終了すると、その都度リスト管理タスク 2 3 を起動して、リスト 2 4 の要素を並び替える。データ検索タスク 2 2 による 1 回当たりの処理は、図 6 の場合に比べて、ビットマップ 2 1 のカウンタをカウントアップする処理がないため、若干短くできる。

【0072】しかし、図 7 の処理においては、カウントアップの処理よりも実行する命令数が遙かに多く、大幅に処理時間が大きいリスト管理タスク 2 3 の処理をプロセスを 1 回参照する都度実行しなければならない。これに対し、図 6 の処理では、複数回のプロセスの参照に対して、リスト管理タスク 2 3 の処理を 1 回実行すればよい。このため、図 6 の処理では、リスト管理タスク 2 3 のオーバーヘッドが図 7 に示した場合よりも大幅に小さくなる。

【0073】このオーバーヘッドの低減を N 個の要素からなるリストを例として説明する。要素を先頭に持つてくるためには、ポインタをたどり、当該要素を探す処理（最大 N ステップ）、当該要素の前後の要素のポインタをつなぐ処理（1 ステップ）、先頭ポインタが当該要素を指すための処理（1 ステップ）、当該要素のポインタがそれまで先頭だった要素を指すための処理（1 ステップ）の最大 N + 3 ステップが必要となる。一方、ビットマップのビット操作は、それぞれ 1 ステップで行うことができる。

【0074】個々で、特定のプロセスが所定時間内に 2 0 回参照されるとすると、リストの要素の並べ替えのために、この実施の形態の方法では、 $1 \times 20 + N + 3 = N + 23$ ステップが必要となる。これに対して、従来の LRU の手法による場合は、 $N + 3 + 4 \times 19 = N + 79$ ステップ必要となる。この結果、この実施の形態の方法によるオーバーヘッドの低減の効果が表れていることがわかる。

【0075】以上説明したように、この実施の形態のデータ検索装置では、プロセスの参照頻度を管理するためのリスト 2 4 の要素の並べ替えのための処理のオーバーヘッドを小さくすることができ、かつ従来より用いられていた LRU 方式による場合とほぼ同一の機能が得られ

る。

【0076】[第 2 の実施の形態] この実施の形態のデータ検索装置の構成及び動作は、第 1 の実施の形態のものと実質的に同一である。但し、この実施の形態では、リスト 2 4 の構造が異なり、ビットマップ 2 1 の各カウンタが示す値が同一であったプロセスには、順序づけを行わない。また、この実施の形態では、リスト 2 4 の構造が異なるため、リスト管理タスク 2 3 における処理が異なる。

10 【0077】図 8 は、この実施の形態におけるリスト 2 4 の構造を示す図である。図示するように、このリスト 2 4 の各要素は、データ 2 4 1 と、水平ポインタ 2 4 2 と、垂直ポインタ 2 4 3 とから構成される。また、先頭の要素の記憶位置を示すための先頭ポインタ 2 4 0 を有する。データ 2 4 1 には、プロセスの記憶位置が書き込まれる。このリスト 2 4 においては、参照頻度が同一（ビットマップのカウンタ値が同一）のプロセスは、水平ポインタ 2 4 2 でつながれる。参照頻度が異なるプロセスは、参照頻度順に垂直ポインタ 2 4 3 でつながれる。

20 【0078】以下、この実施の形態におけるリスト管理タスク 2 3 の処理について説明する。図 9 は、この実施の形態におけるリスト管理タスク 2 3 の処理を示すフローチャートである。この実施の形態においても、リスト管理タスク 2 3 は、タイマ 1 4 から CPU 1 1 にトリガ信号が入力されることによって起動される。

30 【0079】このフローチャートの処理が開始すると、CPU 1 1 は、MMU 1 2 内に記憶されているビットマップ 2 1 を読み出し、CPU 1 1 の内部レジスタに記憶する（ステップ S 1 1）。

40 【0080】ビットマップ 2 1 の読み出しが終了すると、CPU 1 1 は、ループ 1（ステップ S 2 1 - S 2 1'）、ループ 2（ステップ S 2 2 - S 2 2'）の 2 重ループの処理を行う。ループ 1 では、変数を 0 からビットマップ 2 1 の各プロセスに対応するカウンタの最大値（2 進 4 桁の場合は、「0000」～「1111」まで）まで変化させる。一方、ループ 2 では、各プロセスに対応するカウンタを並び順に対応してキャッシュ領域 2 0 に記憶された全プロセス分となるまで、変数を変化させ、カウンタの値を参照していく。

50 【0081】ループ 1 及びループ 2 内での処理では、CPU 1 1 は、参照したカウンタ値がループ 1 におけるそのときの変数に一致しているかどうかを判定する（ステップ S 2 3）。ステップ S 2 3 でカウンタ値が変数に一致していると判定したときは、さらに、そのカウンタ値が当該変数において 1 番目のものであるかどうかを判定する（ステップ S 2 4）。

【0082】ステップ S 2 4 で当該変数が 1 番目のものであると判定したときは、前回までの処理によってリスト 2 4 に接続されている最後の要素の垂直ポインタ 2 4

3が当該プロセスに対応する要素を指し示すよう処理する（ステップS 2 5）。そして、そのときの変数によるループ2の処理を終了する。ステップS 2 4で当該変数が1番目のものでないと判定したときは、前回までの処理によってリスト2 4に接続されている最後の要素の水平ポインタ2 4 2が当該プロセスに対応する要素を指し示すよう処理する（ステップS 2 6）。そして、そのときの変数によるループ2の処理を終了する。

【0083】一方、ステップS 2 3でカウンタ値が変数に一致していないと判定したときは、そのまま、そのときの変数によるループ2の処理を終了する。以上のループ1及びループ2の処理を終了することによって、リスト2 4の要素の並び替えが終了する。

【0084】リスト2 4の要素の並び替えの処理を終了すると、MMU 1 2内に記憶されているビットマップをすべてのビットが0であるデータによって上書きして、クリアする（ステップS 1 3）。そして、このフローチャートの処理を終了する。

【0085】以上説明したように、この実施の形態では、プロセスに対応するカウンタの値が同一である場合には、それらのプロセスに対応する要素間で順序に差異を設けない図8に示すようなリスト2 4を使用した。このとき、リスト管理タスク2 3によるリスト2 4の要素の並び替えの処理は、2重ループによっているが、ループ1（ステップS 2 1 - S 2 1'）では、変数は0～カウンタの最大値までである。従って、例えば、ビットマップ2 1の各カウンタが2進2桁であり、これに対してキャッシュ領域2 0に記憶されるプロセス数が20ビット分（約100万個）ある場合には、第1の実施の形態の場合よりも高速な処理が可能となる。

【0086】〔第3の実施の形態〕この実施の形態のデータ検索装置の構成及び動作は、第1の実施の形態のものと実質的に同一である。但し、この実施の形態では、タイマ1 4が有するレジスタにセットする設定値を外部から変えることができる。また、リスト管理タスク2 3は、タイマ1 4が有するレジスタにセットする設定値を変えるための処理をさらに備える。リスト管理タスク2 3中のデータには、設定値の初期値と後述する設定値の増減のための閾値（M）が含まれている。このデータ検索装置の起動時には、タイマ1 4が有する内部レジスタには、この初期値が書き込まれている。

【0087】図10は、この実施の形態におけるリスト管理タスク2 3の処理を示すフローチャートである。この実施の形態においても、リスト管理タスク2 3は、タイマ1 4からCPU 1 1にトリガ信号が入力されることによって起動される。このフローチャートの処理が開始すると、CPU 1 1は、MMU 1 2内に記憶されているビットマップ2 1を読み出し、CPU 1 1の内部レジスタに記憶する（ステップS 1 1）。

【0088】次に、CPU 1 1は、内部レジスタに記憶

されたビットマップの各プロセスに対応するカウンタの値を参照して、カウンタの値が大きいものから降順となるように、リスト2 4の要素を並び替える。このリスト2 4の要素の並び替えは、例えば、ヒープソート、バブルソートなどの公知のソートアルゴリズムに従って実行することができる。但し、カウンタの値が同一のプロセス同士では、並び替え前のリスト2 4でのプロセスの順番に従うものとする（ステップS 1 2）。

【0089】CPU 1 1は、内部レジスタに記憶されたビットマップの各プロセスに対応するカウンタの値を参照して、カウンタ値が所定数より小さいプロセスの数を求め、変数mに代入する（ステップS 3 1）。CPU 1 1は、ステップS 3 1で求めたプロセスの数mと、リスト管理タスク2 3中のデータに含まれる閾値Mとを比較する（ステップS 3 2）。

【0090】ステップS 3 2でプロセスの数mが閾値Mより大きいと判定したときは、タイマ1 4の内部レジスタに設定された設定値を所定値だけ増加して（ステップS 3 3）、ステップS 1 3の処理に進む。ステップS 3 2でプロセスの数mが閾値Mと等しいと判定したときは、そのままステップS 1 3の処理に進む。ステップS 3 2でプロセスの数mが閾値Mより小さいと判定したときは、タイマ1 4の内部レジスタに設定された設定値を所定値だけ減少して（ステップS 3 4）、ステップS 1 3の処理に進む。

【0091】ステップS 1 3では、MMU 1 2内に記憶されているビットマップ2 1をすべてのビットが0であるデータによって上書きして、クリアする。そして、このフローチャートの処理を終了する。

【0092】以上説明したように、この実施の形態のデータ検索装置では、全体でのプロセスの参照の頻度に応じてタイマ1 4の内部レジスタに設定する設定値が増減させられる。このため、プロセスの参照頻度が多いときはリスト2 4の要素の並べ替えの回数を多く、プロセスの参照頻度が少ないときはリスト2 4の要素の並べ替えの回数が少なくなる。従って、全体でのプロセスの参照の頻度に応じて、最適なタイミングでリスト2 4の要素を並び替えることができる。

【0093】〔第4の実施の形態〕この実施の形態のデータ検索装置の構成及び動作は、第1の実施の形態のものとほぼ同一であるが、タイマ1 4の構成が異なり、後述するようにトリガ信号Aとトリガ信号Bとの2種類のトリガ信号を発生する。また、タイマ1 4が2種類のトリガ信号を発生することにより、リスト管理タスク2 3は、第1の実施の形態の場合と異なり、それぞれのトリガ信号に応じた処理を行うものとなる。

【0094】この実施の形態において、タイマ1 4は、第3の実施の形態と同様のダウンカウンタと内部レジスタからなる組を2組有し、それぞれがトリガ信号A用、トリガ信号B用となる。トリガ信号A用の内部レジスタ

10

20

30

40

50

には、トリガ信号Aの発生間隔を示す設定値T aが記憶される。トリガ信号B用の内部レジスタには、トリガ信号Aの発生間隔を示す設定値T bが記憶される。リスト管理タスク23は、トリガ信号A用、B用のそれぞれの設定値T a、T bの増減を判断するための閾値M1、M2をデータとして有している。また、トリガ信号Bを発生させる（オンする）か発生させない（オフする）かがリスト管理タスク23の処理によって制御される。

【0095】以下、この実施の形態のリスト管理タスクの処理について説明する。図11は、タイマ14からCPU11にトリガ信号Aが入力されたときのリスト管理タスク23の処理を示すフローチャートである。このフローチャートの処理が開始すると、CPU11は、MMU12内に記憶されているビットマップ21を読み出し、CPU11の内部レジスタに記憶する（ステップS11）。

【0096】次に、CPU11は、内部レジスタに記憶されたビットマップの各プロセスに対応するカウンタの値を参照して、カウンタの値が大きいものから降順となるように、リスト24の要素を並び替える。このリスト24の要素の並び替えは、例えば、ヒープソート、バブルソートなどの公知のソートアルゴリズムに従って実行することができる。但し、カウンタの値が同一のプロセス同士では、並び替え前のリスト24でのプロセスの順番に従うものとする（ステップS12）。

【0097】CPU11は、内部レジスタに記憶されたビットマップの各プロセスに対応するカウンタの値を参照して、カウンタ値が所定数より小さいプロセスの数を求め、変数mに代入する（ステップS41）。CPU11は、ステップS41で求めたプロセスの数mと、リスト管理タスク23中のデータに含まれる閾値M1とを比較する（ステップS42）。

【0098】ステップS42でプロセスの数mが閾値M1より大きいと判定したときは、タイマ14の内部レジスタに設定された設定値T aを所定値だけ増加して（ステップS43）、ステップS45の処理に進む。ステップS42でプロセスの数mが閾値Mと等しいと判定したときは、そのままステップS45の処理に進む。ステップS42でプロセスの数mが閾値Mより小さいと判定したときは、タイマ14の内部レジスタに設定された設定値T aを所定値だけ減少して（ステップS44）、ステップS45の処理に進む。

【0099】ステップS45では、タイマ14の内部レジスタに設定されたトリガ信号A用の設定値T aがトリガ信号B用の設定値T bよりも大きいかどうかを判定する。ステップS45で設定値T aが設定値T bよりも大きいと判定したときは、トリガ信号Bの発生をオフして（ステップS46）、ステップS48の処理に進む。ステップS45で設定値T aが設定値T bよりも大きくないと判定したときは、トリガ信号Bの発生をオンして

（ステップS47）、ステップS48の処理に進む。

【0100】ステップS48では、MMU12内に記憶されているビットマップ21をすべてのビットが0であるデータによって上書きして、クリアする。そして、このフローチャートの処理を終了する。

【0101】図12は、タイマ14からCPU11にトリガ信号Bが入力されたときのリスト管理タスク23の処理を示すフローチャートである。このフローチャートの処理は、図11のフローチャートの処理とほぼ同様であるが、ステップS52において、ステップS41で求めたプロセスの数mと、リスト管理タスク23中のデータに含まれる閾値M2とを比較する。また、ステップS53またはS54で増減の対象となるのは、トリガ信号B用の設定値T bである。

【0102】また、ステップS46またはステップS47の処理を終了した後は、ビットマップ21の各カウンタの値をクリアすることなく、そのままこのフローチャートの処理を終了する。

【0103】以上説明したように、この実施の形態のデータ検索装置では、リストの要素の並び替えは、トリガ信号A、BのいずれがCPU11に入力された場合にもなされる。すなわち、リスト24の要素のつながり順は、頻繁に更新される。一方、ビットマップ21の各カウンタの値は、トリガ信号Bが発生した場合には、クリアされない。このため、トリガ信号Aの発生から発生までの間におけるプロセスの参照回数に基づいて、リストの要素を並び替えることができる。

【0104】また、トリガ信号Bの発生間隔がトリガ信号Aの発生間隔よりも短い場合には、トリガ信号Bが発生しないので、トリガ信号Bの発生間隔が短く調整されてリストの並び替えが頻繁に行われることをさせることができる。

【0105】〔第5の実施の形態〕図13は、この実施の形態のデータ検索装置の機能を示す機能ブロック図である。このデータ検索装置の機能構成は、第1の実施のものとはほぼ同じであるが、フラグ210が付加されている点が異なる。また、データ検索タスク22及びリスト管理タスク23の処理もフラグ210を利用することで、第1の実施の形態のものと若干異なる。

【0106】フラグ210は、MMU12内に設けられ、ビットマップ21の各カウンタ、すなわちキャッシュ領域20に記憶された各プロセスに対応する数の、それぞれ1ビットからなる複数のフラグによって構成される。データ検索タスク22は、プロセスを参照したときに、ビットマップ21の中の対応するカウンタをカウントアップすると共に、対応するビットのフラグをセットする。リスト管理タスク23は、フラグ210を参照して、ビットマップ21のカウンタの読み出しを行う。リスト管理タスク23は、また、フラグ210をリセットする。

【0107】図14は、この実施の形態におけるリスト管理タスク23の処理を示すフローチャートである。この実施の形態においても、リスト管理タスク23は、タイマ14からCPU11にトリガ信号が入力されることによって起動される。このフローチャートの処理が開始すると、CPU11は、MMU12内に記憶されているフラグ210を読み出し、CPU11の内部レジスタに記憶する（ステップS61）。

【0108】フラグ210の読み出しが終了すると、CPU11は、ループ1（ステップS62-S62'）の処理を行う。ループ1では、キャッシュ領域20に記憶された個々のプロセスに対応するフラグを順次参照していく。

【0109】ループ1内では、CPU11は、まず、変化させられている変数に対応するフラグの値が1であるか0であるか、すなわちフラグがセットされているかリセットされているかどうかを判定する（ステップS63）。ステップS63でフラグがリセットされていると判定した場合は、次の変数についての処理に進むか、或いはすべての変数についての処理を終了した場合はループ1の処理を終了する。

【0110】ステップS63でフラグがセットされていると判定したときは、CPU11は、変数の値に対応するビットマップ21中のカウンタの値を読み出す（ステップS64）。そして、CPU11は、当該変数に対応するリスト24の要素を抜き出し、カウンタに従って降順となるようにその要素をつなぐ。なお、抜き出された要素の前後の要素は、ポインタでつながれる（ステップS65）。ステップS65の処理が終了すると、次の変数についての処理に進むか、或いはすべての変数についての処理を終了した場合はループ1の処理を終了する。

【0111】ループ1の処理を終了すると、MMU12内に記憶されているフラグ210をすべてリセットする（ステップS66）。さらに、MMU12内に記憶されているビットマップをすべてのビットが0であるデータによって上書きして、クリアする（ステップS67）。そして、このフローチャートの処理を終了する。

【0112】以上説明したように、この実施の形態のデータ検索装置では、ビットマップ21の各カウンタの内、対応するフラグがセットされているものだけを読み出せばよい。すなわち、キャッシュ領域20に記憶されているプロセスが全部で128個、ビットマップ21の各カウンタが16ビット、参照されたプロセス数が32個であるとき、第1の実施の形態で読み出す必要があるビット数は、 $128 \times 16 = 2048$ （ビット）であるのに対して、この実施の形態では、 $128 + 16 \times 32 = 640$ （ビット）で済むこととなる。このため、比較的時間のかかるMMU12からのデータの読み出し数を少なくできると共に、CPU11の内部レジスタの数、或いはMMU12に確保するワークエリアが

小さくても済む。

【0113】また、リスト24の要素を並び替えるときに、セットされているフラグに対応する要素を抜き出し、前後の要素をつなぎ変えればよい。従って、セットされていないフラグに対応する要素は、並び替え時に考慮しなくてもよいので、リスト管理タスク23における処理を速くすることができる。

【0114】〔第6の実施の形態〕図15は、この実施の形態にかかるデータ検索装置の構成を示すブロック図である。図示するように、このデータ検索装置は、互いにバス10を介して接続されたCPU11と、MMU12と、磁気ディスク装置13と、I/F（インタフェース）15と、動作状態識別装置31とから構成されている。

【0115】CPU11と、MMU12と、磁気ディスク装置13と、I/F（インタフェース）15との構成は、第1の実施の形態のデータ検索装置（図1参照）のものと実質的に同一である。動作状態識別装置31は、CPU11の動作状態がアイドル状態にあるかどうか、すなわちMMU12または磁気ディスク装置13に記憶されているデータの検索処理などの処理が所定頻度以上で実行されていないかどうかを識別するものである。動作状態識別装置31は、CPU11の動作状態がアイドル状態にあると識別すると、CPU11にトリガ信号を出力する。

【0116】この実施の形態のデータ検索装置は、CPU11がMMU12に記憶された処理プログラムを実行することによって、図16に示すような機能を実現するものである。図16に示すように、このデータ検索装置の機能は、キャッシュ領域20と、ビットマップ21と、データ検索タスク22と、リスト管理タスク23と、リスト24と、磁気ディスク装置13と、動作状態識別装置31とから構成される。

【0117】この機能において、キャッシュ領域20と、ビットマップ21と、データ検索タスク22と、リスト管理タスク23と、リスト24と、磁気ディスク装置13とは、第1の実施の形態のデータ検索装置（図2参照）のものと実質的に同一である。但し、リスト管理タスク23は、タイマからのトリガ信号ではなく、動作状態識別装置31からのトリガ信号に従って、動作する。

【0118】この実施の形態のデータ検索装置の動作は、第1の実施の形態のデータ検索装置におけるタイマ14からのトリガ信号を動作状態識別装置31からのトリガ信号に置き換えれば、他の処理は同一である。

【0119】以上説明したように、この実施の形態のデータ検索装置によれば、動作状態識別装置31がCPU11の動作状態を監視している。そして、CPU11がアイドル状態にあるとき、すなわち本来の処理であるデータ検索を行っていないときに、リスト24の要素の並

べ替えが行われる。このため、この実施の形態のデータ検索装置では、リスト 24 の要素の並べ替えによるオーバーヘッドによって、本来の処理であるデータ検索の処理が中断されることがない。

【0120】【第 7 の実施の形態】この実施の形態では、受信したパケットの送出先をハードウェアによって高速に抽出することができるパケット交換機について説明する。

【0121】図 17 は、この実施の形態にかかるパケット交換網を示すブロック図である。図示するように、このパケット交換網において、パケット交換機 4-1 は、複数のパケット交換機 4-2~4-n に接続されている。パケット交換機 4-1 は、接続されているパケット交換機 4-2~4-n のいずれかから送出されたパケットを受信すると共に、受信したパケットを後述する最終送信先データに基づいてパケット交換機 4-2~4-n のいずれかに送出する。もともと、パケット交換機 4-1 にパケットを送信するのは、パーソナルコンピュータなどの端末でもよく、パケット交換機 4-1 からのパケットの送出先はパーソナルコンピュータなどの端末でもよい。

【0122】図 18 は、図 17 のパケット交換網で送信されるパケットのデータフォーマットを示す図である。図示するように、送信すべきデータは、所定長のパケットに分割されている。各パケットには、当該パケットの最終送信先のデータが付される。同一の送信すべきデータから分割された複数のパケットに付されている最終送信先のデータは、すべて同一である。また、各パケットには、分割されたパケットを再度組み立てるための管理情報が付される。

【0123】図 19 は、図 17 のパケット交換機 4-1 の構成を示すブロック図である。なお、他のパケット交換機 4-2~4-n は、パケット交換機 4-1 と同一の構成であっても、異なる構成であってもよい。図示するように、パケット交換機 4-2~4-n は、ハードウェアテーブル 41 と、ハードウェアテーブル管理部 42 と、CPU 43 と、主記憶装置 (MMU) 44 と、フラッシュメモリ 45 とから構成されている。

【0124】ハードウェアテーブル 41 は、受信したパケットに含まれる最終送信先データに基づいて、送出先情報をハードウェア的に抽出するものである。ハードウェアテーブル 41 は、図 20 に示すように、メモリ 411 と、比較器 412 と、セクタ 413 とから構成される。

【0125】メモリ 411 は、高速の SRAM によって構成され、パケットの最終送信先と次のパケット交換機 4-2~4-n を示す送出先情報とを対応づけて各アドレスに記憶する。メモリ 411 に記憶される最終送信先と送出先情報とは、後述するタイマ 421 からのトリガ信号によって後述する CPU 11 の処理によって更新さ

れる。比較器 412 は、受信したパケットから抽出した最終送出先データとメモリ 411 の各アドレスに記憶されている最終送信先とを比較し、一致するものがあつたときに、一致するもののアドレスに対応する制御信号をセクタ 413 に出力する。比較器 412 は、一致するものがあつた場合となかつた場合とのそれぞれについて所定の制御信号を CPU 43 に送る。セクタ 413 は、比較器 412 からの制御信号に対応するメモリ 411 のアドレスに記憶されている送出先情報を選択して記憶する。

【0126】ハードウェアテーブル管理部 42 は、タイマ 421 と、ビットマップ 422 と、アドレスキュー 423 とを備える。タイマ 421 は、第 1 の実施の形態のデータ検索装置のタイマ 14 と同様に構成されており、所定時間間隔でトリガ信号を発生する。ビットマップ 422 は、メモリ 411 の各アドレスに対応してそれぞれ 1 ビットずつ設けられており、対応するアドレスから送出先情報が抽出されたときに当該ビットが「1」にセットされる。ビットマップ 422 は、タイマ 421 が所定の時間間隔を計時する毎に参照されるが、例えば、過去 1 回分のビットマップの情報は、MMU 44 のワークエリアに記憶されている。アドレスキュー 423 は、タイマ 421 が所定の時間間隔を計時したときのビットマップ 422 の内容と、ワークエリアに記憶されている過去 1 回分のビットマップの内容とに基づいて、2 所定期間経過後に送出先情報の抽出がなかつたメモリ 411 のアドレスを先入れ先出し方式で記憶するものである。

【0127】CPU 43 は、MMU 44 に記憶されたプログラムを実行し、受信したパケットから抽出した最終送信先データに対応する送出先情報をフラッシュメモリ 45 から抽出して出力する。また、CPU 43 は、MMU 44 に記憶されたプログラムの実行により、タイマ 421 が所定時間間隔を計測する毎に、ビットマップと MMU 44 のワークエリアとを参照して、メモリ 411 に記憶する最終送信先と送出先情報とを更新するための処理を行う。CPU 43 は、一致があつたことを示す制御信号を比較器 412 から受信したときは、送出先情報の抽出の処理を中止する。

【0128】主記憶装置 (MMU) 44 は、DRAM によって構成され、CPU 43 の処理プログラムを記憶すると共に、CPU 43 のワークエリアとして用いられる。なお、フラッシュメモリ 45 から送出先情報が抽出されたときには、受信したパケットが有する最終送信先データに対応する最終送信先と送出先情報とが MMU 44 のワークエリアに一次記憶される。なお、前述したワークエリアに記憶されているビットマップの内容は、メモリ 411 に最終送信先と送信先情報とが更新されて書き込まれたときには、更新されたアドレスに対応するビットは「1」にセットされる。

【0129】フラッシュメモリ 45 は、ブロック毎にデ

ータの一括消去が可能な不揮発性の記憶媒体であり、対象となるパケットの最終送信先のすべてと、これらの最終送信先のそれぞれに対応する次のパケットの送信先となるパケット交換機 4-2 ~ 4-n を示す送出先情報を記憶する。

【0130】以下、このパケット交換機 4-1 における動作について説明する。パケット交換機 4-1 では、接続されているパケット交換機 4-2 ~ 4-n のいずれかからパケットを受信すると、そのパケットに含まれている最終送信先データがデータ抽出手段（図示せず）によって抽出される。抽出された最終送出先データは、ハードウェアテーブル 4 1 の比較器 4 1 2 に供給されると共に、CPU 4 3 に供給される。

【0131】ハードウェアテーブル 4 1 では、受信したパケットから抽出された最終送信先データと一致する最終送信先がメモリ 4 1 1 のいずれかのアドレスに記憶されているかどうかと比較器 4 1 2 によって調べられる。比較器 4 1 2 による比較の結果、一致する最終送信先があるときには、その最終送信先を記憶するアドレスに対応する制御信号がセクタ 4 1 3 に供給されると共に、一致を示す制御信号が CPU 4 3 に供給される。セクタ 4 1 3 は、比較器 4 1 2 から供給された制御信号に基づいて、メモリ 4 1 1 の対応するアドレスに記憶されている送出先情報を出力する。また、ビットマップ 4 2 2 の複数のビットのうち、送出先情報が抽出されたアドレスに対応するビットが「1」にセットされる。そして、セクタ 4 1 3 から出力された送出先情報に基づいて、受信したパケットがパケット交換機 4-2 ~ 4-n のいずれかに出力される。

【0132】CPU 4 3 は、所定の処理プログラムに基づいて、受信したパケットから抽出された最終送信先データと一致する最終送信先に対応する送出先情報をフラッシュメモリ 4 5 から読み出す。この読み出しの処理の間に、比較器 4 1 2 から一致を示す制御信号を受け取ったときは、CPU 4 3 はこの処理を中止する。一方、比較器 4 1 2 から不一致を示す制御信号を受け取ったときは、CPU 4 3 は読み出しの処理を続行し、読み出した送出先情報を出力する。こうして送出先情報が出力されたときは、最終送信先と送出先情報とが MMU 4 4 のワークエリアに記憶される。そして、CPU 4 3 から出力された送出先情報に基づいて、受信したパケットがパケット交換機 4-2 ~ 4-n のいずれかに出力される。

【0133】このようなパケットの受信、送出が次々と行われている間に、タイマ 4 2 1 は、そのダウンカウンタの値がクロックに基づいてカウントダウンされている。そして、ダウンカウンタの値が「0」となったときには、トリガ信号を発生し、CPU 4 3 に供給する。

【0134】CPU 4 3 は、トリガ信号が入力されると、ハードウェアテーブル管理部 4 2 のビットマップ 4 2 2 の内容を読み出す。CPU 4 3 は、また、MMU 4

4 のワークエリアに記憶されている最終送信先と送出先情報とをメモリ 4 1 1 のアドレスキュー 4 2 3 の先頭に記憶されているアドレスから順次記憶していく。但し、読み出したビットマップ 4 2 2 の対応するビットが

「1」にセットされているアドレスは除かれる。これにより、前回のトリガ信号の入力から今回のトリガ信号の入力までの所定時間間隔で送出先情報が抽出された最終送信先と対応する送出先情報とがメモリ 4 1 1 に記憶されることとなる。

10 【0135】CPU 4 3 は、さらに、読み出したビットマップ 4 2 2 の内容を MMU 4 4 のワークエリアに記憶させる。そして、前回の処理で MMU 4 4 のワークエリアに記憶されたビットマップの内容と読み出したビットマップとの内容とに基づいて、2 所定時間間隔で連続して送出先情報の抽出が行われていないメモリ 4 1 1 のアドレスをアドレスキュー 4 2 3 に記憶させる。また、読み出したビットマップ 4 2 2 の対応するビットが「1」にセットされているアドレスがアドレスキュー 4 2 3 に記憶されている場合は、当該アドレスをアドレスキュー 4 2 3 から削除する。これにより、送出先情報の抽出がないアドレスがほぼ抽出のない期間順でアドレスキュー 4 2 3 に先頭から記憶されることになる。

20 【0136】以上説明したように、この実施の形態のパケット交換機では、受信したパケットに含まれる最終送信先データに対応する最終送信先と送出先情報とは、タイマ 4 2 1 が計測する所定時間間隔で更新されてメモリ 4 1 1 に記憶される。そして、このメモリ 4 1 1 に記憶されることによってハードウェア的に高速に送出先情報の抽出が可能となる。従って、パケット交換機の処理能力が非常に向上する。

【0137】一方、メモリ 4 1 1 に記憶される最終送信先と送出先情報との更新は、タイマ 4 2 1 が所定時間間隔を計測した場合のみである。このため、メモリ 4 1 1 に記憶される最終送信先と送出先情報との更新の処理によるオーバーヘッドによって、本来の処理である送出先情報の抽出に影響が生じることが少ない。

【0138】さらに、この実施の形態のパケット交換機は、ハードウェアによる送出先情報の抽出を頻度が高いことが予想されるものだけとしている。従って、コスト的な負担をそれほど大きくすることなく、パケット交換機の処理能力を大幅に向上させることができる。

40 【0139】〔実施の形態の変形〕本発明は、上記の第 1 ~ 第 7 の実施の形態のものに限定されるものではなく、種々の変形が可能である。以下、本発明の実施の形態の変形態様について説明する。

【0140】上記の第 1 ~ 第 6 の実施の形態では、プロセスの参照頻度を管理するためのリスト 2 4 は、単方向リストによって構成されていたが、双方向リストであってもよい。また、要素がポインタでつながれている構造のものであれば、例えば、木構造リストなどであっても

構わない。

【0141】上記の第1～第5の実施の形態では、トリガ信号を発生するための設定値の初期値は、タイマ14内部に予めセットされているか、或いはリスト管理タスク23の処理によってセットされていた。しかしながら、これをオペレータが外部からの操作入力によって設定できるようにしてもよい。また、第3の実施の形態で示した設定値の増減値も、オペレータが外部からの操作入力によって設定できるようにしてもよい。

【0142】上記の第2、第4の実施の形態では、カウンタ値が所定値より小さいプロセス数が閾値と同一であるときは、タイマ14の内部レジスタにセットする設定値の増減を行っていなかった。しかしながら、この場合に、設定値の増加または減少のいずれかを行ってもよい。

【0143】上記の第4の実施の形態では、トリガ信号A、Bのいずれについても、ビットマップ21の各カウンタの値によってその発生間隔が調整されていたが、いずれか一方のみの発生間隔を調整するものとしても、いずれのトリガ信号の発生間隔を固定としてもよい。

【0144】上記第1～第5の実施の形態では、タイマ14からのトリガ信号によってリスト24の要素を並べ替える場合について説明した。上記の第6の実施の形態では、動作状態識別手段31によるトリガ信号によってリスト24の要素を並べ替える場合について説明した。本発明では、タイマと動作状態識別手段との双方からの識別信号によってリスト24の要素を並べ替える場合にも適用することができる。

【0145】上記の第7の実施の形態では、ビットマップ422自体の内容とMMU44のワークエリアに記憶された過去1回分のビットマップの内容の合計2回分のビットマップの内容に従って、メモリ411のアドレスがアドレスキュー423に記憶されていた。しかしながら、本発明は、上記のようなアドレスキュー423を有さず、ビットマップ422自体の内容に従って、メモリ411に記憶する最終送信先と送出先情報とを更新する場合にも適用することができる。また、ワークエリアに記憶するビットマップの内容は過去2回分以上であってもよい。

【0146】上記の第7の実施の形態では、メモリ411に記憶する最終送信先と送出先情報との更新は、タイマ421のトリガ信号の発生のみによって行われていた。しかしながら、第7の実施の形態のパケット交換機でも、第6の実施の形態で示したのと同様の動作状態識別装置31を設け、CPU43がアイドル状態にある時、或いはパケットの交換処理を行っていないときに、に最終送信先と送出先情報との更新を行ってもよい。また、第1の実施の形態の場合と同様に、送出先情報がフラッシュメモリ45から読み出されたときに、その場合の最終送信先と送出先情報とを、メモリ411のアドレ

スキュー423の最初に記憶されているアドレスに上書きして更新してもよい。

【0147】上記の第1～第6の実施の形態で説明したデータ検索タスク22或いはリスト管理タスク23の処理を実現するためのプログラムは、例えば、フロッピーディスクやCD-ROMなどの記憶媒体に記憶した形式で提供してもよい。そして、このような記録媒体に記憶されたプログラムを磁気ディスク装置13にインストールしてもよい。

10 【0148】上記の第1～第7の実施の形態では、本発明をパケット交換機などでパケットの送信先のデータを検索するためのデータ検索装置に適用し、パケットの送信先データを資源使用のためのプロセスとし、プロセスの参照頻度をリストによって管理する場合について説明した。しかしながら、本発明は、仮想記憶におけるページの参照頻度や、キャッシュメモリにおけるブロックの参照頻度を管理するためのリストなどにも適用することができる。これらの場合、仮想記憶におけるページやキャッシュメモリにおけるブロックが、上記のプロセスに対応するものとなる。また、当該ページやブロックからプログラム（命令）を読み出すことや、当該ページやブロックにデータの読み書きを行うことが、上記のプロセスの参照に対応するものとなる。

【0149】

【発明の効果】以上説明したように、本発明によれば、リストの要素の並び替えは、計時手段または動作状態識別手段からの信号の発生によってのみ行われるため、リストの要素の並び替えのための処理のオーバーヘッドを小さくすることができる。一方、資源の利用単位毎の参照頻度は、それぞれカウンタ手段によってカウントされ、このカウンタ値によって各利用単位に対応する要素が並び替えられる。これにより、LRU方式による場合とほぼ同等の機能を得ることができる。

【0150】特に、リストの要素の並び替えを動作状態識別手段からの信号の発生によって行う場合は、本来の処理を頻繁に実行する必要がないときにリストの要素の並び替えのための処理を行うことができる。このため、リストの要素の並び替えのための処理によるオーバーヘッドが問題とならない。

40 【0151】また、本発明のパケット交換機では、カウンタ手段のカウント値に基づいて、すなわち、受信したパケットの最終送信先の数に基づいて、高速メモリによって構成される第2の記憶手段に記憶される最終送信先と送出先情報とが所定時間毎に更新される。そして、第2の記憶手段に受信したパケットに含まれる最終送信先のデータが第2の記憶手段に記憶されているときは、ここから高速に送出先情報が抽出される。このため、パケット交換機の処理能力が向上する。一方、第2の記憶手段の記憶内容の更新は、計時手段が所定の時間間隔を計時することで行われるため、この記憶内容の更新のオー

バーヘッドによって、本来の処理である送出先情報の抽出の能力が低下することがない。

【図面の簡単な説明】

【図 1】本発明の第 1 の実施の形態にかかるデータ検索装置の構成を示すブロック図である。

【図 2】本発明の第 1 の実施の形態にかかるデータ検索装置の機能を示す機能ブロック図である。

【図 3】本発明の第 1 の実施の形態におけるリスト管理の処理を示すフローチャートである。

【図 4】ビットマップのカウンタの値を示す図であり、(A) はトリガ信号入力前のものを、(B) はトリガ信号入力後のものを示す。

【図 5】リストの接続順を示す図であり、(A) はトリガ信号入力前のものを、(B) はトリガ信号入力後のものを示す。

【図 6】本発明の第 1 の実施の形態における動作を示すタイミングチャートである。

【図 7】本発明の第 1 の実施の形態の比較例（従来例）における動作を示すタイミングチャートである。

【図 8】本発明の第 2 の実施の形態におけるリスト構造を示す図である。

【図 9】本発明の第 2 の実施の形態におけるリスト管理の処理を示すフローチャートである。

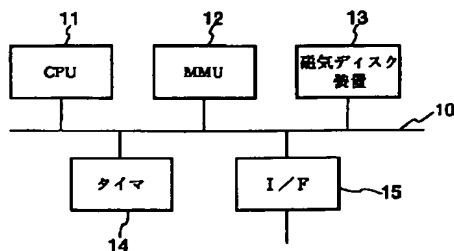
【図 10】本発明の第 3 の実施の形態におけるリスト管理の処理を示すフローチャートである。

【図 11】本発明の第 4 の実施の形態におけるトリガ信号 A 時のリスト管理の処理を示すフローチャートである。

【図 12】本発明の第 4 の実施の形態におけるトリガ信号 B 時のリスト管理の処理を示すフローチャートである。

【図 13】本発明の第 5 の実施の形態にかかるデータ検索装置の機能を示す機能ブロック図である。

【図 1】



【図 14】本発明の第 5 の実施の形態におけるリスト管理の処理を示すフローチャートである。

【図 15】本発明の第 6 の実施の形態にかかるデータ検索装置の構成を示すブロック図である。

【図 16】本発明の第 6 の実施の形態にかかるデータ検索装置の機能を示す機能ブロック図である。

【図 17】本発明の第 7 の実施の形態にかかるパケット交換網を示すブロック図である。

【図 18】パケットのデータフォーマットを示す図である。

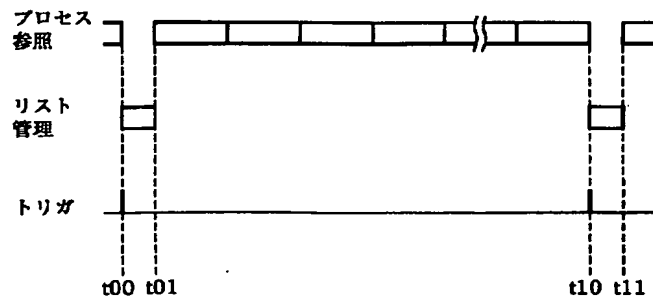
【図 19】図 17 のパケット交換機の構成を示すブロック図である。

【図 20】図 19 のハードウェアテーブルの構成を示すブロック図である。

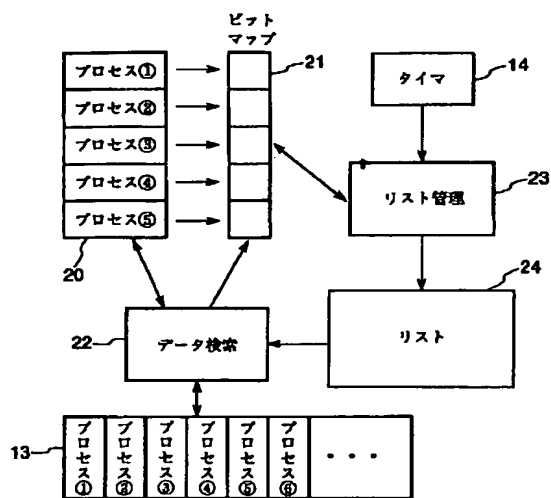
【符号の説明】

- 11 CPU
- 12 主記憶装置 (MMU)
- 13 磁気ディスク装置
- 14 タイマ
- 15 インタフェース (I/F)
- 20 キャッシュ領域
- 21 ビットマップ
- 22 データ検索タスク
- 23 リスト管理タスク
- 24 リスト
- 31 動作状態識別装置
- 4-1 ~ 4-n パケット交換機
- 41 ハードウェアテーブル
- 42 ハードウェアテーブル管理部
- 43 CPU
- 44 主記憶装置 (MMU)
- 45 フラッシュメモリ

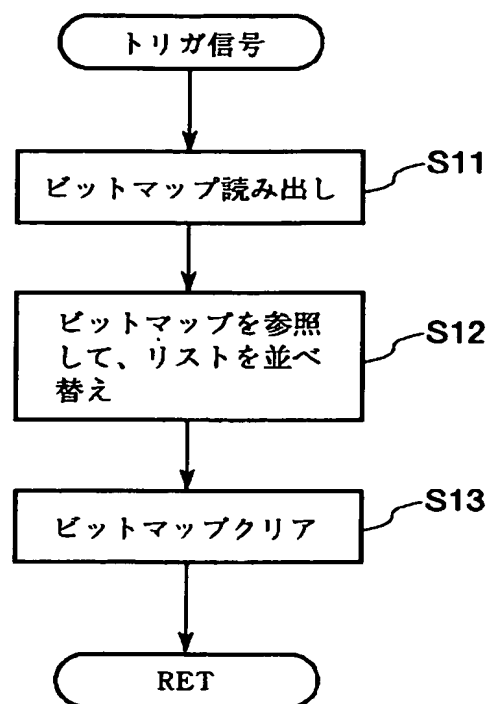
【図 6】



【図 2】



【図 3】



【図 4】

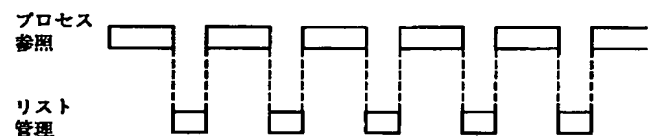
(A)

プロセス①	0 0 1 1
プロセス②	0 0 0 0
プロセス③	0 0 1 1
プロセス④	0 1 0 1
プロセス⑤	0 0 0 1

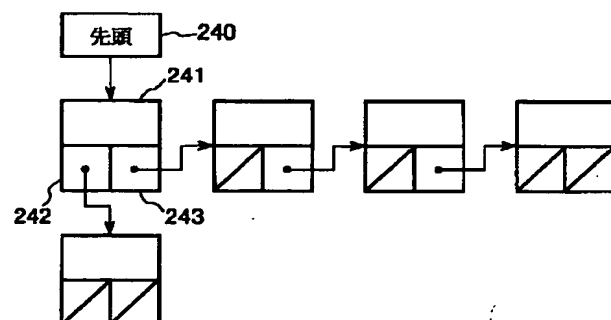
(B)

プロセス①	0 0 0 0
プロセス②	0 0 0 0
プロセス③	0 0 0 0
プロセス④	0 0 0 0
プロセス⑤	0 0 0 0

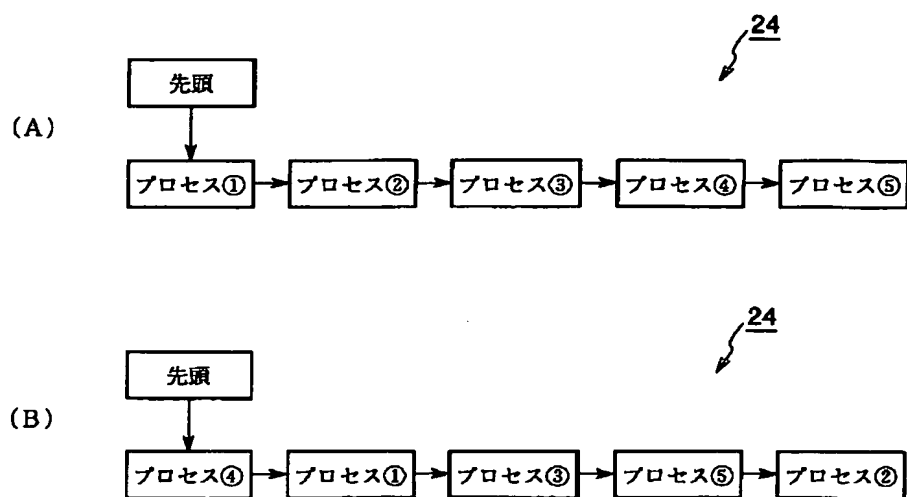
【図 7】



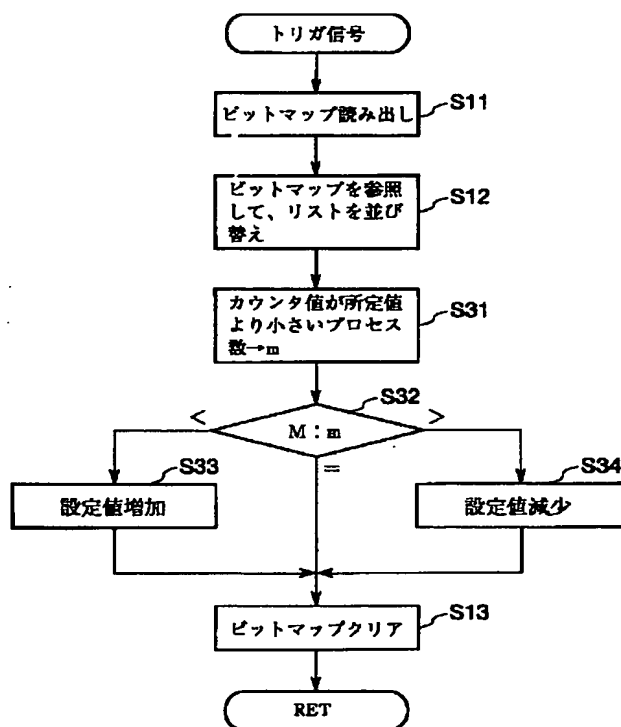
【図 8】



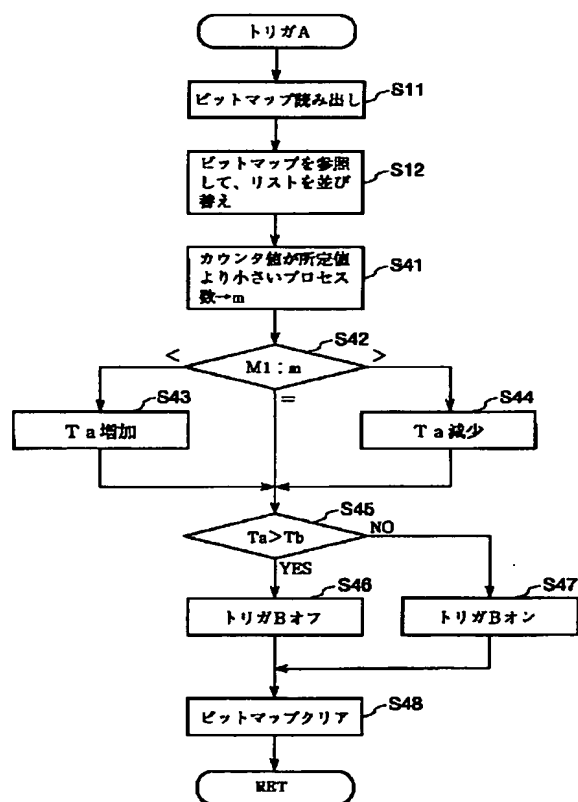
【図 5】



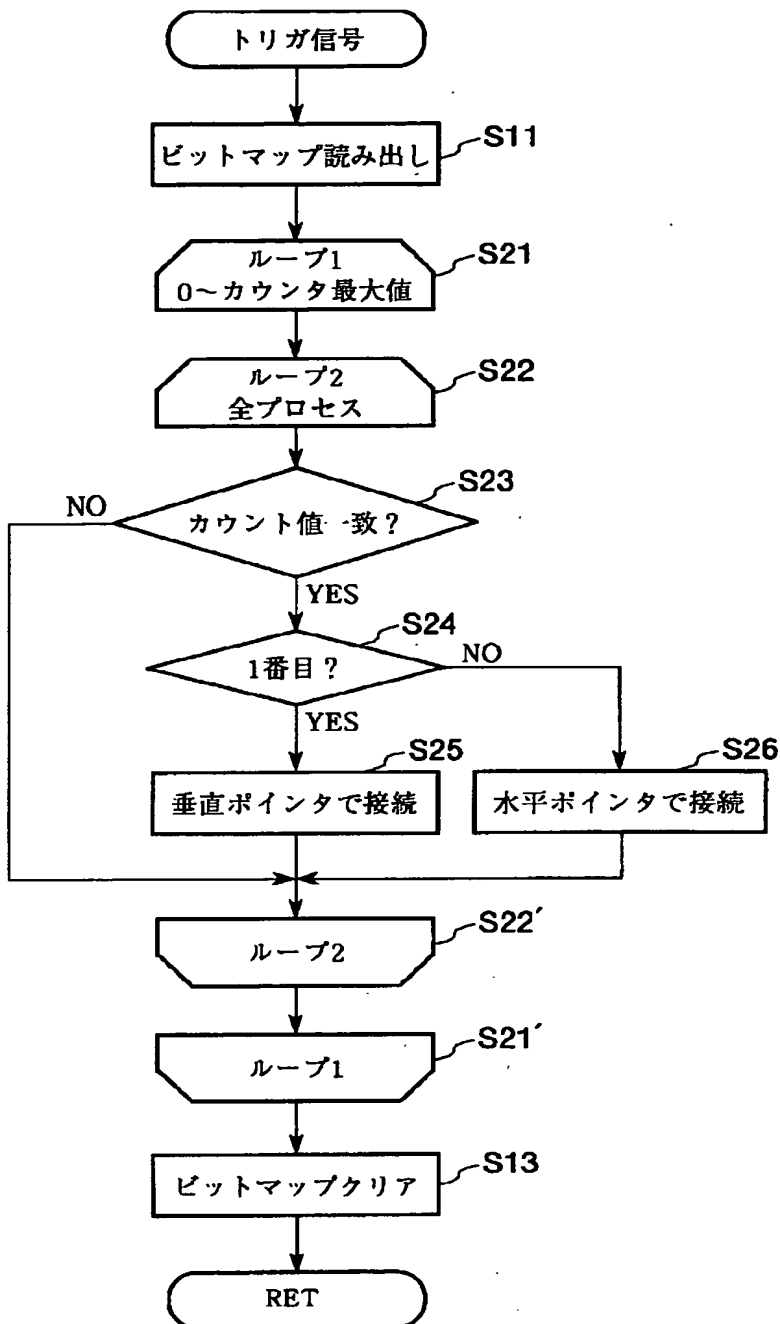
【図 10】



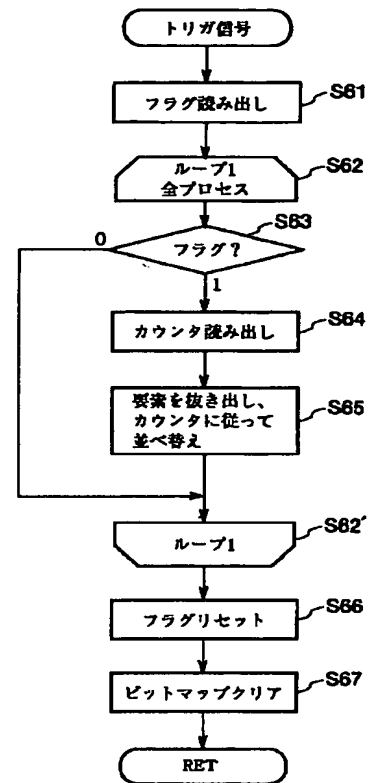
【図 11】



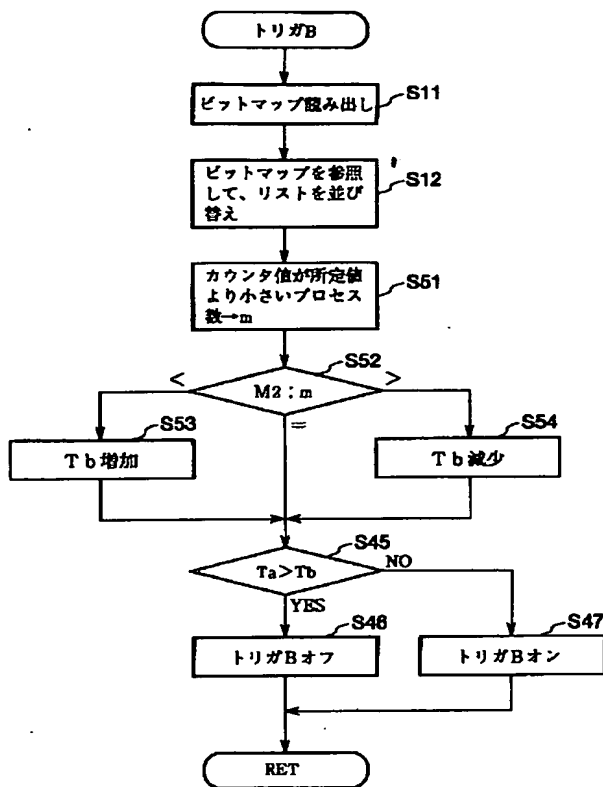
【図 9】



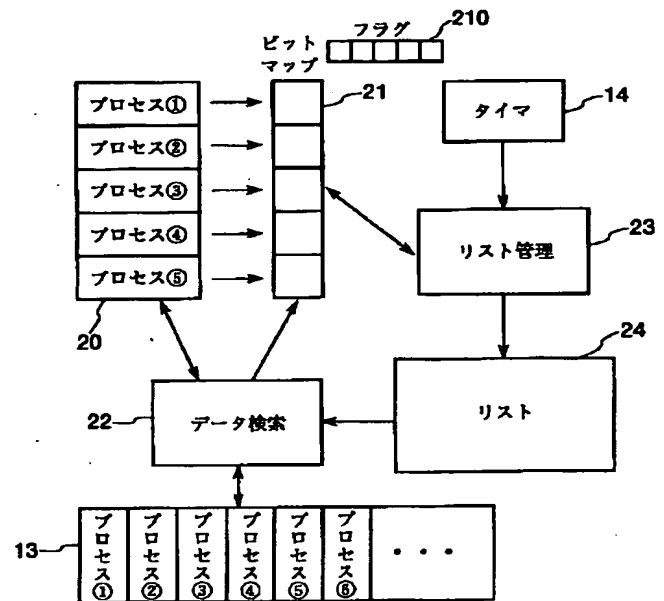
【図 14】



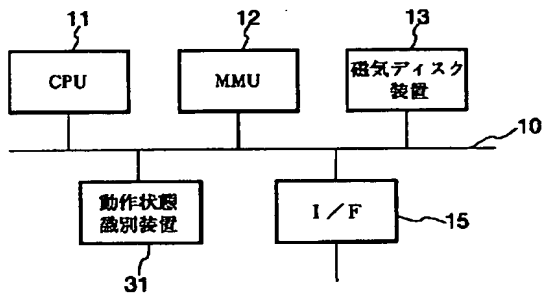
【図12】



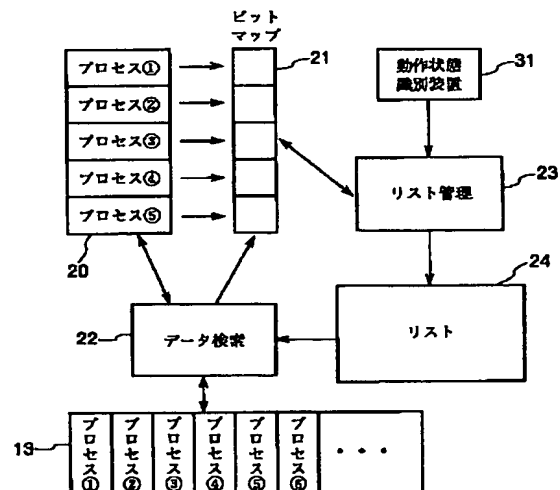
【図13】



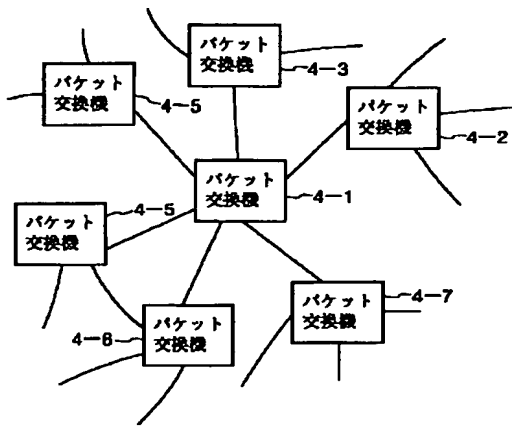
【図15】



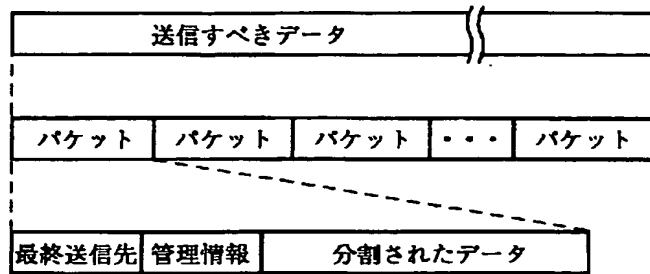
【図16】



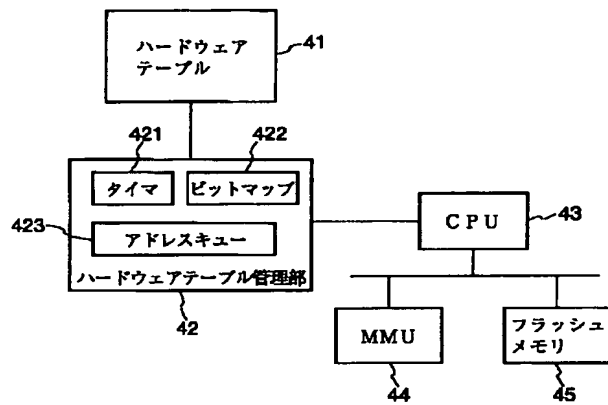
【図 17】



【図 18】



【図 19】



【図 20】

